



# PLECS *DEMO MODEL*

*Cascaded Multilevel Inverter*  
直列マルチレベルインバータ

Last updated in PLECS 4.3.1

# 1 概要

このデモでは、各セルサブモジュールにフルブリッジが含まれる三相直列マルチセルインバータを紹介します。3つフェーズレグセルは、フルブリッジのモジュール式直列接続のストリングとして実装され、それぞれ個別のDC電圧源から給電されます。出力電圧レベルは、 $-V_{dc}$ と $+V_{dc}$ の間で $2n + 1$ レベルを生成するように段階的に変化します。ここで、 $n$ はセルの数です。直列接続されたセルの数が増えると、インバータのハードウェアとその制御設計が複雑になりますが、高調波歪みを大幅に減らすことができるため、出力でのフィルタリングの必要性を減らすことができます。これは、コンポーネント、コスト、およびパフォーマンスの間の興味深いトレードオフを示します。

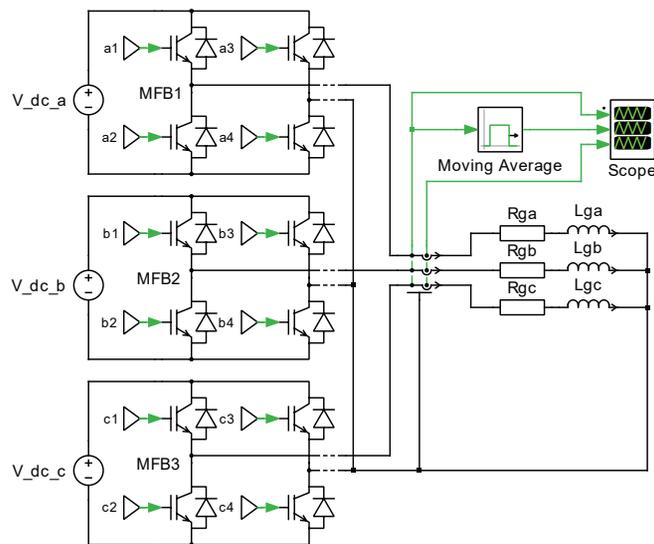
PLECSライブラリには、マルチレベルコンバータアプリケーションで複数の電圧レベルを作成するためのスケールを容易にするモジュラー実装、およびスイッチ化実装と平均化実装の両方を備えた、非常に便利なパワー素子モジュールブロックが含まれています。平均化の構成は、ハードウェアインザループ(Hardware-In-the-Loop: HIL)テストなど、スイッチング周波数が高いリアルタイムシミュレーションに特に適しています。また、内部スイッチの数が大幅に削減されるため、オフラインシミュレーションの速度も向上します。

**Note** このモデルには、次からアクセスできるモデル初期化コマンドが含まれています。

PLECS Standalone: シミュレーションメニュー + シミュレーション・パラメータ... → 初期化

PLECS Blockset: Simulinkモデルウィンドウで右クリック → モデル プロパティ → コールバック → InitFcn\*

図1 モデルのトップレベルの回路図



## 2 モデル

### 2.1 電源回路

この回路はマルチレベルの電圧形インバータ(Voltage-Source Inverter: VSI)で、1相ごとに3つのレグがあり、それぞれにIGBTと逆並列ダイオードを備えたHブリッジ構成が含まれています。各フルブリッジは、スイッチング方式に応じて、出力で $-V_{dc}$ 、 $0V$ 、 $+V_{dc}$ を生成できます。

複数のフルブリッジを直列接続することにより、各フェーズの合計出力電圧は、すべてのフルブリッジセルの出力の合計となり、マルチレベルのPWM出力電圧波形を生成できます。Hブリッジは、元々0V状態を含む3レベルインバータであるため、直列に追加された各セルは、インバータ出力波形に2つの追加電圧レベルを提供します。

この場合、IGBTフルブリッジ(直列接続)コンポーネントを使用します: このブロックには2つの構成があります。理想スイッチが半導体を表すスイッチ構成と、制御された電圧および電流源を使用する平均化構成です。パワー素子モジュールには、直列接続されたインバータセル数のパラメータ設定もあります。パワー素子モジュールとコントローラの両方の実装は、配線やコンポーネントを追加してモデルを拡張することなく、セル数を最上位レベルから構成できるようになっています。

各フルブリッジには理想的なDC電圧源が供給され、この値は合計DCバス電圧をフェーズごとに直列接続されたセル数で割った値に等しくなります。モジュールは同じ電圧に充電されますが、実際には電源を追加せずにキャパシタを代用すると、モジュールのバランスが崩れる可能性もあります。ただし、モジュールのバランスが取れている場合、システムは非常に拡張性があります。3相のY字接続されたRL負荷は、電流出力リップルの低減に役立ちます。

グリッドの出力周波数は、変調器のリファレンス波形で指定されている50Hzです。電流の振幅は負荷によって決まり、電圧波形の高調波成分は各インバータレグの直列接続されたセル数によって影響を受けます。

## 2.2 制御

直列マルチレベルインバータの最も一般的な変調方式は、キャリア位相シフトパルス幅変調(Phase Shifted Carrier Pulse Width Modulation: PSCPWM)を使用します。PSCPWMは、直列接続されたセルごとに1つの三角波のキャリアがあり、それぞれが $180^\circ/n$ だけ位相シフトされるマルチキャリア変調方式です。ここで、 $180^\circ$ はスイッチング周期を指し、出力で見られる位相シフトではありません。すべてのキャリアは、フルブリッジの各レグに1つずつ、2つの正弦波リファレンス波形と比較し、これらは互いに $180^\circ$ 位相シフトします。ローサイドスイッチとハイサイドスイッチのゲート信号は相補的であるため、DCバスは短絡しません。構成可能なデッドタイムにより、各レグのスイッチペア間のスイッチ遷移を遅らせることもできます。

この方式では、出力で見られるすべての電圧レベルに寄与するために、すべてのモジュールが作業負荷を共有します。予想どおり、各フェーズでカスケード接続されたセルの数を増やすことで、より多くの電圧レベルが生成され、出力電圧のステップ波形が正弦波に近づくほど、高調波成分が少なくなります。

## 3 シミュレーション

添付したモデルを使用してシミュレーションを実行し、信号を表示します。出力電圧が $\pm 600V$ のステップ電圧であり、ステップ数が $2n$ ( $n$  = セル数)に0Vの追加レベルを加えたものであることに注意してください。PLECSスコープでカーソルをオンにし、デルタ時間幅をグリッド周波数の基本周期( $50\text{Hz} = 0.02\text{秒}$ )に設定します。次に、出力電圧波形の全高調波歪み(THD)を表示します。シミュレーションパラメータのモデル初期化コマンドで`nCells`変数

を使用して直列接続されたセルの数を増やすと、電圧波形のTHDが減少することがわかります。たとえば、THDを $\approx 10\%$ に減らすには、直列セルの数を6以上にする必要があります。

PLECSスコープの2番目のプロットは、フィルタブロックを使用して、変調された出力AC電圧波形の移動平均を取得します。スイッチング周期の平均化周期(0.1ms)を選択することで、高周波変調を除去し、600VACの波形を確認できます。この平均値は、直列接続されたモジュールの数に関係なく一定です。

ここで、モデル初期化コマンドウィンドウに表示されるDeadtimeの値をスイッチング周期の $1\%$ ( $0.01/f_{sw}$ )に変更し、新しくシミュレーションを実行します。各レグのスイッチ遷移間のこのデッドタイムの影響は、デッドタイムなしで動作する場合と比較して、出力での歪みが増加し、平均電圧が低下することです。この遷移遅延がある場合とない場合で、PLECSスコープを使用して電圧信号のTHDとRMSの違いを観察します。

最後に、直列接続セルの数を8に増やし、新しいシミュレーションを実行します。より多くの出力電圧レベルを生成するためにスイッチがより高い周波数で変調されると、より多くのスイッチングイベントが発生するため、シミュレーションの完了に時間がかかるようになりました。モデル初期化コマンドウィンドウでconfを2に変更、電源モジュールの構成を平均化実装に変更して、シミュレーションを再度実行します。これにより、スイッチ構成とまったく同じ波形を実現しながら、シミュレーションが2倍以上高速化されます。直列接続のセル数をさらに増やすと、平均構成を使用した速度向上の効果がより顕著になります。平均化実装ではデッドタイムが正しく考慮されているため、この影響を引き続き調査できます。平均化構成を使用するには、セル間のガルバニック絶縁や、制御信号が論理値かデューティサイクル値かなど、追加の考慮事項が必要になる場合があることに注意してください。詳細については、ブロックのドキュメントを参照してください。

## 4 結論

PLECSコンポーネントライブラリのパワー素子モジュールで暗黙的なベクトル化の概念を使用すると、三相システムの直列接続したフルブリッジなどのマルチレベルトポロジを簡単に実装できます。このように、可変数のセルを持つモジュラー構造をモデリングするために必要な基本的なフルブリッジセルは1つだけです。パワー素子モジュールのもう1つの利点は、統合されたサブサイクル平均の実装です。これにより、モデルの構造を変更することなく、コントローラ設計の平均コンバータ動作を調べることができます。

## 参照

- [1] B.P. McGrath and D.G. Holmes, *A comparison of multicarrier PWM strategies for cascaded and neutral point clamped multilevel inverters*, IEEE 31st Annual Power Electronics Specialists Conference, 2000, vol. 2, pp. 674-679.

改訂履歴:

PLECS 4.3.1 初版



**Pleximへの連絡方法:**

☎ +41 44 533 51 00	Phone
+41 44 533 51 01	Fax
✉ Plexim GmbH	Mail
Technoparkstrasse 1	
8005 Zurich	
Switzerland	
@ info@plexim.com	Email
http://www.plexim.com	Web

**KESCO** KEISOKU ENGINEERING SYSTEM  
計測エンジニアリングシステム株式会社  
<https://kesco.co.jp>

*PLECS Demo Model*

© 2002-2023 by Plexim GmbH

このマニュアルに記載されているソフトウェアPLECSは、ライセンス契約に基づいて提供されています。ソフトウェアは、ライセンス契約の条件の下でのみ使用またはコピーできます。Plexim GmbHの事前の書面による同意なしに、このマニュアルのいかなる部分も、いかなる形式でもコピーまたは複製することはできません。

PLECSはPlexim GmbHの登録商標です。MATLAB、Simulink、およびSimulink Coderは、The MathWorks、Inc.の登録商標です。その他の製品名またはブランド名は、それぞれの所有者の商標または登録商標です。