



**PLECS**  
*Tutorial*

**System Splitting for Distributed Real-Time Simulation**

分散リアルタイムシミュレーション用の系統分離

Tutorial Version 1.0

# 1 はじめに

大規模なパワーエレクトロニクスシステムには多くのスイッチングデバイスが含まれることが多く、RT Boxでのリアルタイムデプロイが困難になることがあります。主な理由は次のとおりです：

- 大規模なシステムでは計算時間が長くなり、離散化ステップサイズも大きくなります。
- リアルタイム実行可能コードはRT Boxの利用可能なメモリに収まらない可能性があります。
- 必要なアナログ/デジタル信号の数が、RT Boxの使用可能なI/Oの物理的な数を超えています。

このチュートリアルでは、指定したPLECSモデルを2つに分割する方法を学習します。モデルのさまざまな部分は、電流計と電圧計、電圧源(可変)と電流源(可変)を使用して情報を交換します。系統分離は、ゆっくり変化する状態変数(つまり、DC-Link)で実装されます。最後に、SFPポートを使用したRT Box間の同期のさまざまなオプションについて説明します。

**始める前に** このチュートリアルには、2つのRT BoxとPLECS + PLECS Coderのライセンス、およびRT Boxの基本的な操作と使用方法に関する知識が必要です。入門チュートリアルやRT Boxの使用開始方法については、[www.plexim.com](http://www.plexim.com)を参照してください。

このチュートリアルは、以下を使用して完了できるように設計されています：

- RT Box 2台
- D-SUB 37ピンmale-to-femaleループバックケーブル 2本
- SFPケーブル 1本

チュートリアルの各段階で独自のモデルと比較できるように、`distributed_realtime_simulation_start.plecs`ファイルが作業ディレクトリ内に配置されていることを確認してください。

## 2 系統分離

この演習で対象とするシステムは、[図1](#)に示すように、3相ダイオード整流器とインタリーブーストおよび電源インバータ(voltage source inverter: VSI)を組み合わせたものです。簡単にするために、ブーストステージとVSIステージの両方が開ループ方式で制御されることに注意してください。

図1: 系統分離のターゲットモデルとしての整流器とインバータ回路

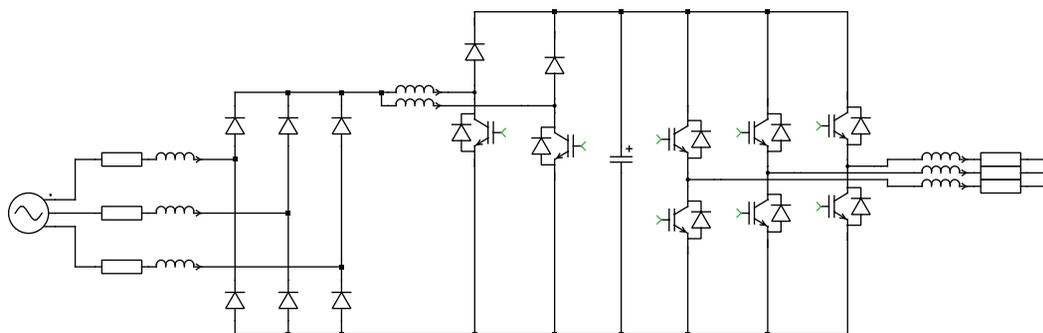
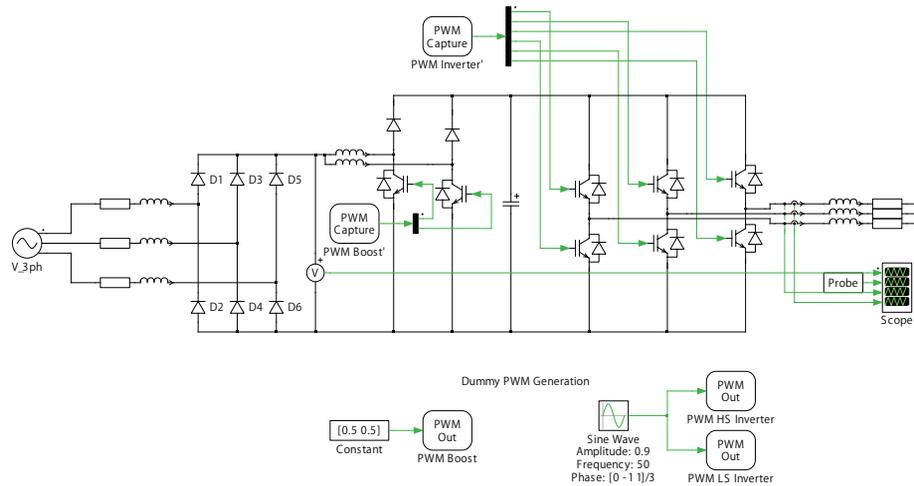


図2に示す添付のPLECSモデルdistributed\_realtime\_simulation\_start.plecsから開始します。回路パラメータと開ループ動作点は、シミュレーションパラメータ(Ctrl + E)ウィンドウの初期化タブのモデル初期化コマンドフィールドで定義されます。ラインインダクタとブーストインダクタの初期電流、および初期DCキャパシタ電圧は、回路がより早く定常状態に到達するように設定されていることに注意してください。ブーストレッグとVSIハーフブリッジレッグはすべて、PLECSコンポーネントライブラリの"パワー素子モジュール"ブロックを使用して実装されます。さらに、回路名フィールドで、SwitchedではなくSub-cycle averageオプションを使用するように構成されています。このトピックの詳細については、[RT Box tutorial](#)から"Model Optimizations"で検索してください。

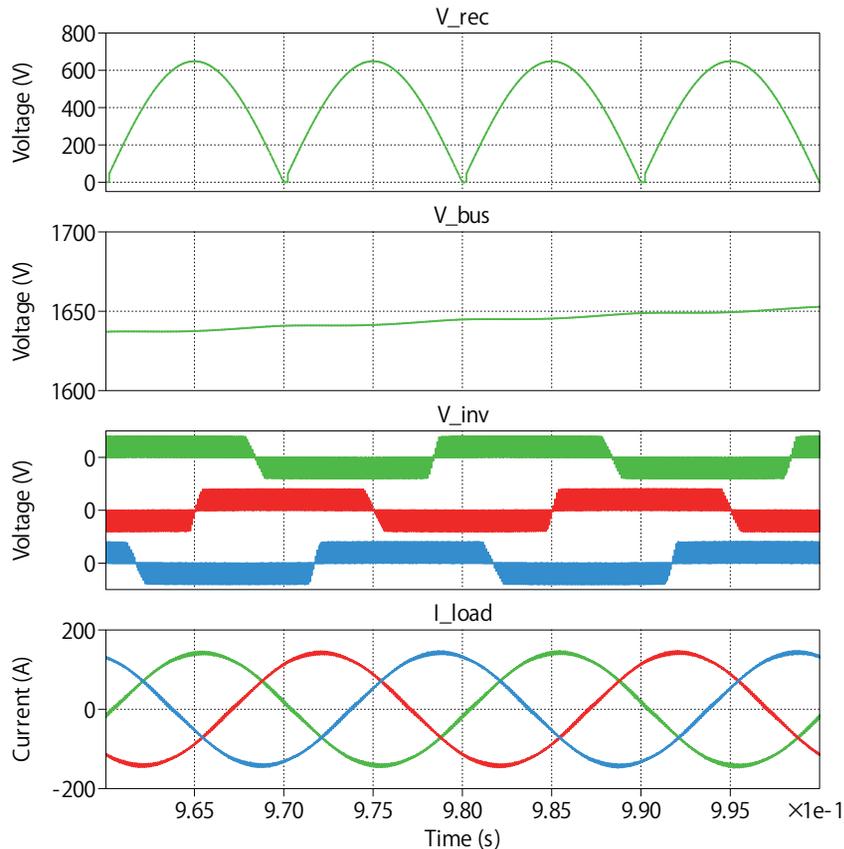
図2: 開ループPWM信号生成付き整流器とインバータシステム



### あなたのタスク:

- シミュレーションを実行する前に、シミュレーションパラメータのソルバのが次のように構成されていることを確認してください:
  - 終了時間(s): 0.5
  - 最大時間刻み幅(s): 1e-3
  - 相対誤差: 1e-3
  - ソルバ: DOPRI (nonstiff)
- シミュレーションを実行し、PLECSスコップで主要な波形を観察します。図3のようになります。

図3: 整流器とインバータシステムのシミュレーション結果



## 2.1 1台のRT Boxで状態空間の分割とデプロイを有効にする

このタスクでは、[図1](#)のシステムはまだ部分に分割されておらず、全体として1つの RT Box 上にデプロイされています。それでも実行は可能ですが、システムを分離すると、後で必要な離散化時間ステップサイズを減らすことができます。



### あなたのタスク:

- 1 シミュレーションパラメータウィンドウのオプションタブで、**状態空間分割の有効化**のオプションがチェックされている場合、PLECSは物理領域の状態空間モデルを、個別に計算および更新できる小さな独立したモデルに分割しようとします。これにより、実行時の計算作業が軽減され、リアルタイムシミュレーションでのコード生成に特に有利になります。次に、**状態空間分割の表示**をチェックすると、PLECSは分割後の個々の状態空間モデルを構成するコンポーネントを強調表示する診断メッセージを発行します。



シミュレーションを再度実行し、回路図の右下隅にある診断バルーンをクリックします。どのような診断メッセージが表示されますか？

**A**

3つの独立した状態空間モデルを説明する3つの診断メッセージがあります。各メッセージをクリックすると、各状態空間モデルを構成するコンポーネントのリストが表示されます。一方、これらのコンポーネントは、検査しやすいよう、回路図内で強調表示されます。これら3つの状態空間システムは、[図4](#)に示されているように異なる色で囲まれています。次に、[図5](#)は、Sub-cycle average構成における1つの昇圧コンバータレグの"サブシステムのモデル表示"を示しています。[図6](#)は、Sub-cycle average構成におけるハーフブリッジインバータレグの"サブシステムのモデル表示"を示しています。ハーフブリッジのDC側回路は、DCキャパシタ、および昇圧コンバータレグのDC側回路とともに真ん中の状態空間システムに属していることは明らかです。一方、ハーフブリッジインバータの位相側回路は、三相負荷とともに右の状態空間システムに属します。

図4: 対象システムで状態空間分割の有効化で生成した3つの状態空間システム

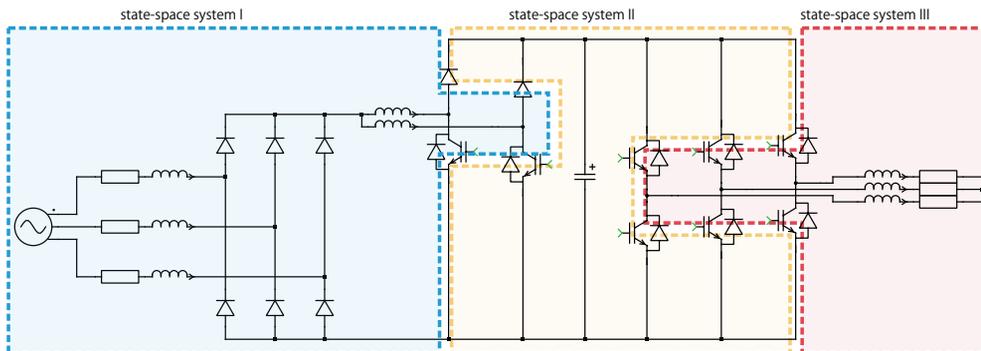


図5: 状態空間分割の有効化でSub-cycle average構成のブーストレグのサブシステム

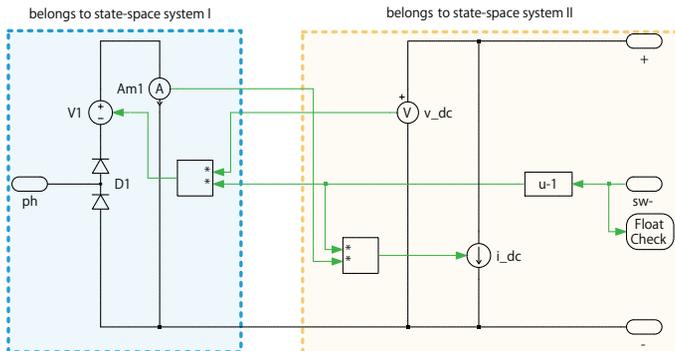
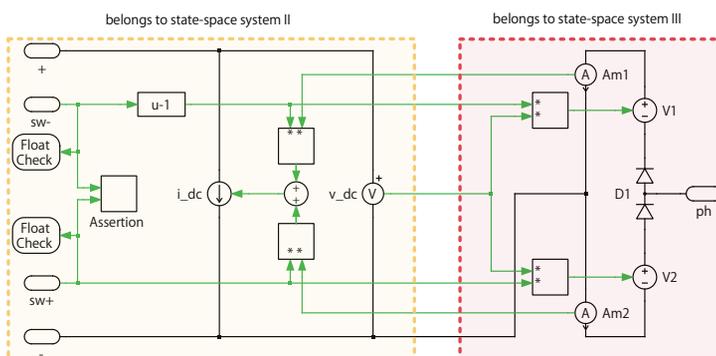


図6: 状態空間分割の有効化でsub-cycle average構成のハーフブリッジインバータレグのサブシステム



- 2 コード生成を有効にします。サブシステムを右クリックし、**サブシステム** -> **実行の設定...**を選択して、**コード生成機能の有効化** チェックボックスをオンにし、**離散ステップサイズ**を $4\mu\text{s}$ に設定します。
- 3 ここで、1つのRT Box上にモデルを構築します。まず、同じBoxのデジタル入力ポートとデジタル出力ポートをD-SUB 37ピンのmale-to-femaleケーブルで接続し、生成された開ループPWM信号をBox内でサンプリングできるようにします。次に、**Coder** -> **Coder オプション...**ウィンドウを開き、**システム**ウィンドウの左側にある“Rectifier+Inverter”サブシステムをクリックして選択します。そして**ターゲット**タブで正しいBox名を選択し、**ビルド**ボタンをクリックします。Boxが実行するまで待ちます。

**?** ボックスが起動したら、**外部モード**タブの**接続**をクリックし、**自動トリガを有効化**をクリックして、PLECSスコープでリアルタイムの波形を観察します。Boxの実行時間はどれくらいですか？

**A**  ボタンをクリックしてRT Box Web Interfaceを開くと、実行時間が $4\mu\text{s}$ のステップサイズで約 $3.4\mu\text{s}$ であることがわかります。

 この段階では、モデルは参照モデルdistributed\_realtime\_simulation\_1.plecsと同じになるはずですが。

## 2.2 2つのRT Boxでのモデルの分割とデプロイ

大規模なシステムの場合、主要な最適化アプローチは、モデルを2つ以上に分割することです。これらの部分は、個別に計算および更新できる、より小さな独立した状態空間モデルによって記述されます。モデルの分割技術により、PLECS Coderで解析する必要があるスイッチの組み合わせ総数が削減され、状態空間行列のサイズが縮小されます。システムを分割する際には、次の2つの点が重要です：

- 代数ループの形成を避けるため、*状態変数*を使用して分割を実装する必要があります。電気ドメインでは、これはたとえばキャパシタ電圧やインダクタ電流を測定することによって行われます。
- さらに、選択した状態変数の時間的動作は、DCキャパシタやACラインのインダクタのように遅くする必要があります。モデル分割により、接続するモデル部分間の相互作用に1つの離散化時間ステップ( $T_{disc}$ )の遅延が追加されますが、ゆっくり変化する状態変数の計算はこのような小さな遅延の影響を受けません。このアプローチにより、システム全体の安定性への悪影響も防ぎます。

具体的には、私たちのモデルでは、state-space system IIのDCキャパシタが昇圧レグとハーフブリッジインバータレグの両方をリンクします。[図5](#)と[図6](#)のstate-space system IIを見ると、DC-linkキャパシタには、左側と右側の両方に並列に電流源(可変)があります。

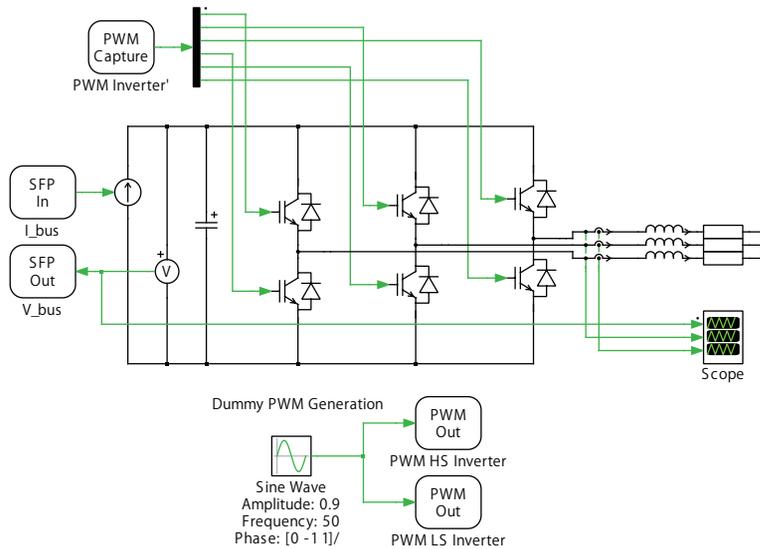
**?** モデル内のDC-linkキャパシタを正確に分割するにはどうすればよいのでしょうか？

**A** システムは、ゆっくり変化する状態変数であるDCキャパシタで分割されます。DC-linkキャパシタは、モデルの左側(昇圧ステージ)または右側(インバータステージ)のいずれかに配置できます(ここではインバータステージの一部です)。次に、キャパシタ電圧は状態変数であるため、測定して左側の回路に送信し、2つの昇圧レグからの電圧源の負荷をモデル化することができます。これら2つの電流を測定し、適切な回路に送信されます。昇圧ステージの電圧を測定して、キャパシタと並列に接続された右側の電圧源(可変)に送信することはできません。これにより、キャパシタと電圧源の間に状態ソース依存が生じます。

**あなたのタスク:**

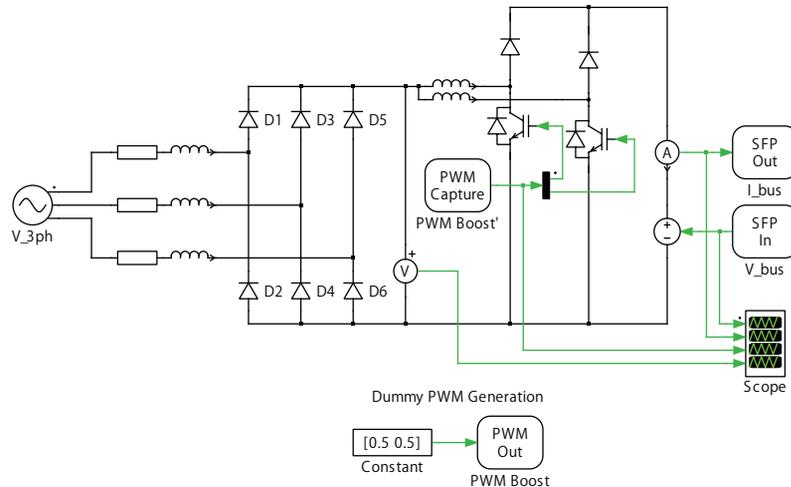
- 1 新しいAtomic Subsystemを最上位レベルの回路図にドラッグし、既存のサブシステムに"Inverter"、新しいサブシステムに"Rectifier"という名前を付けます。
- 2 "Inverter"サブシステム内に、[図7](#)に示すように、インバータ側回路とその"dummy PWM Generation"を保持します。DC-linkキャパシタはインバータ側に含まれています。キャパシタ電圧は状態変数であるため、電圧計で測定され、SFP Outブロックを介して整流器側に送信されます。整流ステージからの電流はSFP Inブロックで導入され、並列に電流源(可変)ブロックを使用してモデル化されます。

図7: SFP In/Outポートを使用した分割後のインバータサブシステム



- 3 整流器側回路をdummy PWM Generation”ロジックとともに切り取り、Rectifierサブシステムに貼り付けます ([図8](#)を参照)。DC-linkキャパシタの電圧はSFP Inブロックを介して受信され、整流段の負荷として機能する電圧源(可変)ブロックを駆動するために使用されます。負荷電流が測定され、SFP Outブロックを介してインバータ側に送信されます。

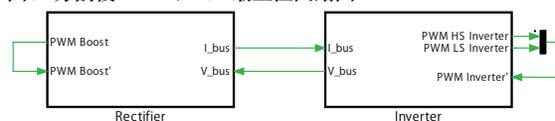
図8: SFP In/Outポートを使用した分割後の整流器サブシステム



- 4 最上位レベルの回路図で、各サブシステムのダミーPWM Out信号を、対応するPWM Captureポートに個別に接続します。また、2つのサブシステム間でSFP In/Out信号を接続して、DCバス電圧と電流の測定値を交換します。最上位レベルの回路図でサブシステム端子を自由に移動するには、Shiftキーを押しながらマウスの左ボタンでサブシステムブロックの境界に沿ってドラッグします。マウスボタンを放すと、端末が移動します。
- 5 PLECSシミュレーションを実行します。各サブシステム内のPLECSスコープの波形を観察します。これらは、[図3](#)の統合していたシステムモデルのPLECSスコープと同様の結果を示すはずですが。
- 6 コード生成を有効にします。各サブシステムを右クリックし、**サブシステム -> 実行の設定...**を選択して、**コード生成機能の有効化**チェック ボックスをオンにし、**離散ステップサイズ**を $2.5\mu\text{s}$ に設定します。

 この段階では、モデルは[図9](#)に示す参照モデルdistributed\_realtime\_simulation\_2.plecsと同じになるはずですが。

図9: 分割後のシステムの最上位回路図



### あなたのタスク:

- 1 2番目のRT Boxを準備します。生成された開ループPWM信号を同じボックスにサンプリングできるように、各BoxのDigital InポートとDigital OutポートをD-SUB 37ピンのmale-to-femaleケーブルで接続してください。また、SFPケーブルを使用して、両方のBoxの背面の**Interconnect port A**を接続します。
- 2 次に、2つのRT Boxに分割モデルを構築します。**Coder -> Coder Options...**ウィンドウを開き、ウィンドウの左側にある**システム**の"Rectifier"サブシステムをクリックして選択します。次に、このサブシステムに適切なBoxを選択し、**ビルド**ボタンをクリックします。次に、"Inverter"サブシステムに対しても同じ操作を行います。両方のBoxが起動して実行されるまで待ちます。

 両方のBoxが実行中になったら、各Boxの**外部モード**タブの**接続**をクリックし、**自動トリガを有効化**をクリックして、PLECSスコープでリアルタイムの波形を観察します。[図3](#)に示すものと同様の結果が表示されるはずですが。さて、各Boxの実行時間はどれくらいでしょうか？

 RT Box Web Interfaceに見られるように、実行時間は"Rectifier"側では $2.5\mu\text{s}$ ステップサイズのうち約 $1.9\mu\text{s}$ 、"Inverter"側では $2.5\mu\text{s}$ ステップサイズのうち約 $2.1\mu\text{s}$ です。

この時点で、大規模なシステムを2つの分散システムに分割して、各システムを個別のRT Boxで実行し、システム全体が1つのRT Boxで実行されていた以前よりも小さい時間ステップで実行できるようになりました。

## 3 分割システムの同期

前のセクションでは、電圧源(可変)と電流源(可変)を使用してシステムをさまざまな部分に分割することに焦点を当てました。このセクションでは、複数の RT Boxでの起動および実行中に分離された部分を同期する方法について説明します。

複数の RT Boxで実行される分散リアルタイムシステムには、次のような特定の困難が伴います:

- 異なるノードのI/Oを同期する必要があります。
- 一貫したモデル状態を保証するために、シミュレーションの起動を同期する必要があります。
- 分散ネットワーク内の異なるノード間の遅延は、可能な限り小さくする必要があります。

次のセクションでは、以前のモデルdistributed\_realtime\_simulation\_2.plecsに基づいて同期機能について説明します。

### 3.1 複数のRT Boxの同期



**あなたのタスク:** 以前のモデルに基づいて、同期機能を有効にします。“Rectifier” Boxを同期マスタとして指定し、“Inverter” Boxをスレーブとして指定します。

1 **Coder** -> **Coderオプション...**ウィンドウに移動し、“Inverter”サブシステムを選択して、**ターゲット**タブに移動します。次に、**Interconnect**サブタブに移動して、Boxの同期機能を指定します。



**注意:** デフォルトでは、**Master for startup/clock**コンボ ボックスはSelfが選択されています。つまり、ビルドプロセスが完了すると、各Boxが独自に起動し、モデル計算用のクロックも独立して実行されます。両方のBoxが同じ2.5 $\mu$ sのステップサイズを使用するため、タイミングを同期できます。

2 スレーブの“Inverter” Boxの場合は、**Master for startup/clock**コンボボックスをSFP Aに変更し、**Use clock from master** オプションをオンにします。各Boxでモデルのビルドを続行し、両方のBoxで外部モードを有効にして、PLECSスコープで波形を再度観察します。[図3](#)に示すものと同様の結果が表示されるはずです。



この段階では、モデルは参照モデルdistributed\_realtime\_simulation\_3.plecsと同じになるはずです。

**Use clock from master**オプションは、タイムステップ同期のために、マスタBoxからのクロック信号が割り当てられたスレーブBoxに分配されることを意味します。

### 3.2 スタートアップの同期



**あなたのタスク:** 一貫したモデル状態を保証するために、同期した決定的な起動の瞬間を実現したいと考えています。

- 1 **Coder** -> **Coderオプション...**ウィンドウに移動し、“Inverter”サブシステムを選択して、**ターゲット**タブに移動します。RT Box Web Interface経由でBoxを停止できます。各BoxのWeb Interfaceを開き、一番下までスクロールして、**Stop**ボタンをクリックします。Boxの前面パネルにある青い“Running” LEDが消灯します。続行する前に、両方のBoxを停止してください。
- 2 スレーブの“Inverter”Boxの場合、**Interconnect**サブタブで、前の選択に加えて**Synchronize startup with SFP A**オプションもオンにします。
- 3 “Inverter” Box上のモデルをビルドします。ビルドプロセスが完了すると、Boxの前面パネルにある青色の“Running” LEDが点滅し始めます。マスタのBoxが起動するのを待っていることを示します。
- 4 ここで、“Rectifier”サブシステムを選択し、**Interconnect**サブタブに移動して、**Synchronize startup with SFP A**オプションもオンにします。“Rectifier” Box上のモデルをビルドします。ビルドプロセスが完了すると、両方のBoxの青色LEDが正常に点灯します。これは、両方のBoxが現在実行中であり、その起動の瞬間が新しいステップサイズのサイクル開始と同期していることを示します。
- 5 両方のBoxで外部モードを有効にし、PLECSスコープで実行中の波形を再度確認します。[図3](#)に示すものと同様の結果が表示されるはずです。

 この段階では、モデルは参照モデルdistributed\_realtime\_simulation\_4.plecsと同じになるはずです。

**Synchronize startup with SFP A**オプションは、起動同期のために、マスタは最初に登録されているすべてのスレーブが使用可能になるまで待機する(オプションでマスタクロックと同期される)ことを意味します。次に、マスタはすべてのスレーブに同時に開始信号を送信し、独自のシミュレーションモデルも開始します。

 **注意:** 各SFPIn/Outブロックが、Box間のデータの通信に1つの離散化ステップサイズの遅延を導入することを知っておくことが重要です。したがって、2つのBoxが同じシミュレーションステップで実行していて、**Synchronize startup with SFP A**と**Use clock from master**オプションを選択した場合、2つの離散化ステップの信号伝送遅延が存在します。オフラインシミュレーションの場合、これらの遅延はSFP In/Outブロックで内部的にモデル化されるため、外部の遅延ブロックは必要ありません。

## 4 まとめ

このチュートリアルでは、大きなシステムを異なる部分に分割し、異なるRT Boxで実行する方法を学びました。さらに、複数のBox間のモデルステップの同期と起動時の同期の概念について説明しました。

これらの機能は、仮想プラントを複数のBoxに分割する場合や、I/O拡張目的でコントローラを分割する場合に役立ちます。

改訂履歴:

Tutorial Version 1.0 初版

**plexim**

**Pleximへの連絡方法:**

☎ +41 44 533 51 00 Phone

+41 44 533 51 01 Fax

✉ Plexim GmbH Mail

Technoparkstrasse 1

8005 Zurich

Switzerland

@ info@plexim.com Email

<http://www.plexim.com> Web

**KESCO** KEISOKU ENGINEERING SYSTEM

計測エンジニアリングシステム株式会社

<https://kesco.co.jp>

*PLECS Tutorial*

© 2002–2022 by Plexim GmbH

このマニュアルに記載されているソフトウェアPLECSは、ライセンス契約に基づいて提供されています。ソフトウェアは、ライセンス契約の条件の下でのみ使用またはコピーできます。Plexim GmbHの事前の書面による同意なしに、このマニュアルのいかなる部分も、いかなる形式でもコピーまたは複製することはできません。

PLECSはPlexim GmbHの登録商標です。MATLAB、Simulink、およびSimulink Coderは、The MathWorks, Inc.の登録商標です。その他の製品名またはブランド名は、それぞれの所有者の商標または登録商標です。