

## RT Box *DEMO MODEL*

### Three-level Grid-connected NPC Solar Inverter with LCL-filter and Active Damping

LCLフィルタとアクティブダンピングを備えた3レベルグリッド接続型NPC太陽光インバータ

Last updated in RT Box TSP 3.0.3

# 1 はじめに

このRT Boxデモモデルは、空間ベクトルパルス幅変調(Space vector pulse width modulation: SVPWM)方式を用いた閉ループ制御を備えたグリッド接続型3レベル中性点クランプ(neutral point clamp: NPC)インバータを特徴としています。

このデモモデルには次の機能があります:

- プラントとコントローラモデルは1つのサブシステム内に実装されています。これにより、PLECSでの完全な過渡オフラインシミュレーションに加え、コントローラとプラントモデルの両方に対するリアルタイムシミュレーションが可能になります。
- インバータは、800VDC入力から50Hz、230V<sub>rms</sub>のスティップグリッドに50kWを供給します。インバータとスティップなグリッド間のリンクには、LCLフィルタを採用しています。LCLフィルタによる共振はコントローラの不安定性につながる可能性があるため、この共振ピークを抑制するには何らかの減衰技術が必要です。このデモモデルでは、パッシブダンピングではなくアクティブダンピング技術が採用されており、電力損失が少ないという利点があります。

このドキュメントでは、PLECSの電気回路ドメインと制御器ドメインを使用した電力ステージと制御の実装について説明します。特に3レベルSVPWM技術に焦点を当てた電流制御と変調を紹介し、必要な中性点バランス調整アルゴリズムも含めています。

実行時間は、RT Boxハードウェア上でPLECSモデルの1計算ステップを実行するのに要する実際の時間を表します。RT Boxの各コアで選択した離散化ステップサイズと平均実行時間を表1に示します。

表1: 1台のRT Boxでのデモの離散化ステップサイズと平均実行時間

	Core 0: exec. time / step size	Core 1: exec. time / step size	FPGA step size
RT Box 2 or 3	2.8 $\mu$ s / 5 $\mu$ s	1.8 $\mu$ s / 50 $\mu$ s	556 ns
RT Box 1	6.5 $\mu$ s / 10 $\mu$ s	N/A	N/A

## 1.1 要求仕様

このデモモデルを実行するには、次の製品が必要です(www.plexim.comから入手可能):

- 1台のRT Box、PLECSとPLECS Coderライセンスを1つづつ
- [RT Box Target Support Package](#)
- RT Box の初期セットアップについては、[RT Box User Manual](#)のクイックスタートガイドに記載されている、PLECSとRT Boxの設定手順に従います。
- フロントパネルのループバック設定でRT Boxを接続するための37ピンD-Subケーブル2本。

このデモモデルは主に、RT Box 1、2、または3で実行するマルチタスクモードを紹介していることに注意してください。

**注意** RT Box CEはアナログ入力チャンネル数が少ないため、このデモではControllerのBoxとして使用できません。

- ターゲットがRT Box2または3の場合、メインCPUコア(Core 0)は、サンプル時間Ts<sub>plant</sub>でプラントを"Base task"として実行します。もう1つのコア(Core 1)は、Ts<sub>controller</sub>のサンプル時間と並行して"Controller"タスクで閉ループ制御を実行します。これははるかに遅く、通常はコンバータのスイッチング周期に等しくなります。このように、計算処理を異なるコアに分割することで、RT Box 2または3のマルチコア機能が発揮されます。さらに、セットアップは後でHILテストやRCPテストに簡単に移行できます。

- ただし、ユーザが利用できるRT Box 1が1台しかない場合、このモデルは、RT Box 1の唯一のCPUコア上でマルチタスク機能を実行することになりますが、プリエンティブマルチタスク方式になります。この場合、"Base task"は、サンプル時間  $Ts\_plant$  でプラント計算を最高優先度で実行します。"Controller"タスクは、 $Ts\_controller$ のサンプル時間に優先度の低いバックグラウンドタスクとして実行します。

**Coderオプション...**ウィンドウの**タスクタブ**の設定を確認してください。

**注意** このモデルには、以下からアクセスできるモデル初期化コマンドが含まれています:

PLECS Standalone: シミュレーションメニュー -> シミュレーション・パラメータ... -> 初期化

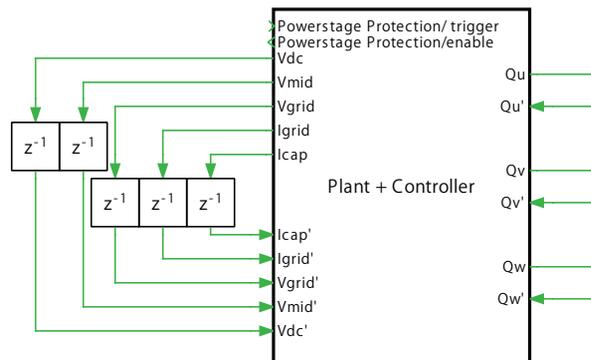
PLECS Blockset: Simulinkモデルウィンドウで右クリック -> モデルプロパティ -> コールバック -> InitFcn\*

## 2 モデル

デモモデルのトップレベルの回路図は図1に示すように、“Plant + Controller”の1つのサブシステムで構成しています。RT Boxでモデルを実行するには、サブシステムを右クリックして**サブシステム -> 実行の設定...**から**コード生成機能の有効化**にチェックしてサブシステムを原子単位系として構成する必要があります。

コントローラサブシステムのアナログ入力の前に、サンプル時間がコントローラの1タスクステップに等しい遅れ要素ブロック ( $z^{-1}$ ) をオフラインシミュレーションに追加します。これは、リアルタイムアプリケーションにおける1制御ステップの計算時間遅延をエミュレートしています。

図1: 3レベルNPCインバータモデルのトップレベル回路図

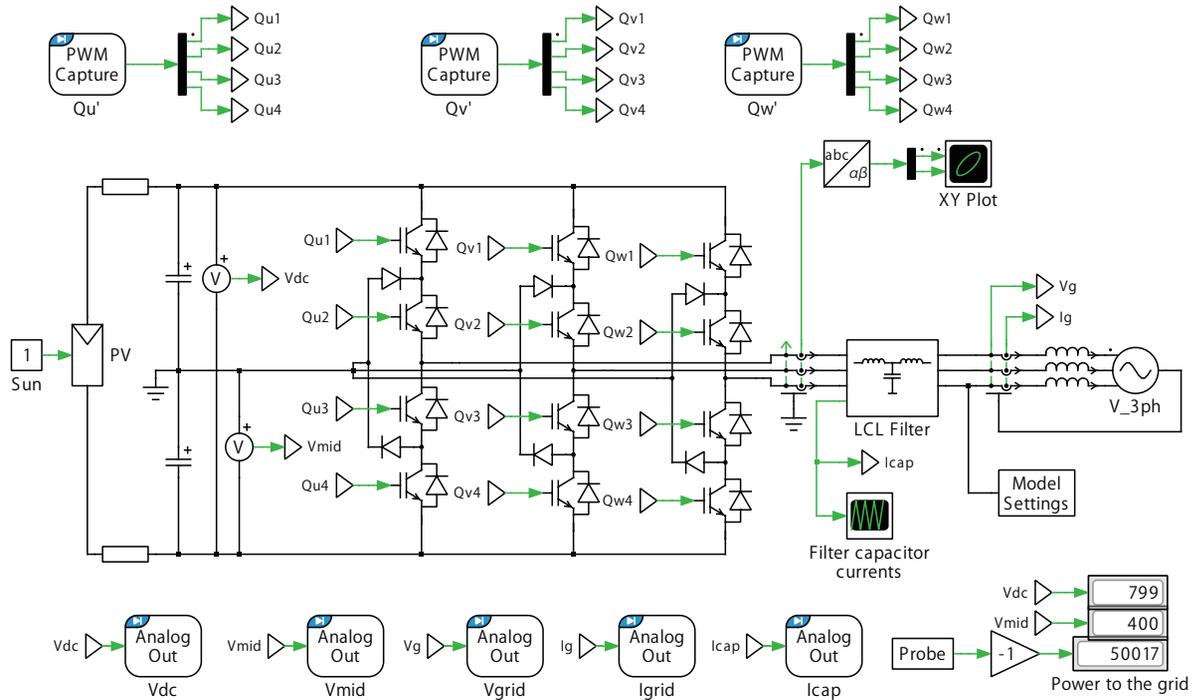


### 2.1 LCLフィルタとアクティブダンピングを備えた3レベルNPCインバータ

図2は、LCLフィルタを介してグリッドに接続された3レベルNPCインバータで構成されるプラントの回路モデルを示しています。

- DC入力:** 簡略化した太陽光発電(photovoltaic: PV)パネルモデルを使用してモデル化しています。ブロックへの入力は、定数ブロック"Sun"によって設定された相対的な太陽光強度レベル(公称値1)です。PVパネルの出力は、強度レベルに800Vの定DC電圧を乗じた値になります。
- 上部および下部DCキャパシタ:** 上部および下部のキャパシタの静電容量値は同じ1.1mFですが、中性点バランス調整アルゴリズムの効果を確認するために、異なる初期電圧値を設定しています。第3章のリアルタイムシミュレーション結果の後半では、初期電圧がそれぞれ450Vと350Vであった上部と下部のDCキャパシタが、バランスの取れた400Vと400Vに落ち着くことがわかります。中性点バランス調整アルゴリズムについては、セクション2.2でさらに詳しく説明します。

図2: LCLフィルタとアクティブダンピングを備えた系統接続型3レベルNPCインバータの回路図



- 3レベルNPCインバータ:** PLECSコンポーネントライブラリの3-レベルハーフブリッジ(NPC)パワー素子モジュールは、NPCインバータトポロジの構築に使用します。モジュールは、PWM Captureブロックとともにサブサイクル平均構成を使用します。これにより、入力されるスイッチング信号が高分解能でサンプリングされ、後の物理状態が適切に計算されることを保証します。この構成は、オンラインのリアルタイム実行だけでなく、可変ステップソルバを使用したオフラインでの実行も行えます。

プラントモデルは、RT Box Target Supportライブラリのさまざまなブロックを使用して、RT Boxの物理的な入力と出力ポートにアクセスします: それぞれPWM CaptureブロックとAnalog Outputブロック。これらのブロックの一般的な説明は、RT Box Target SupportパッケージのドキュメントまたはRT Boxデモモデルの"Boost Converter"に記載されています。

### LCLフィルタの設計

3レベルインバータの出力ノードでの脈動電圧のため、スイッチング高調波を減衰するには、インバータとグリッド間に何らかのフィルタを挿入する必要があります。フィルタは通常、インダクタとキャパシタで構成されており、インバータ制御によってインバータがグリッドと、有効電力および無効電力とを交換できるようにします。ここで使用するLCLフィルタの設計のガイドラインは参考文献[1]に従っています。

**フィルタキャパシタ $C_f$ の設計**  $C_f$ を設計するには、LCLフィルタによる無効電力の変動を考慮する必要があります。設計の基本値は次のように定義できます:

$$Z_b = \frac{V_{LL}^2}{P_n}, C_b = \frac{1}{\omega_g Z_b}, L_b = \frac{Z_b}{\omega_g}$$

ここで、 $V_{LL}$ はグリッドライン間RMS電圧、 $P_n$ は定格有効電力、 $\omega_g=2\pi f_g$ はグリッド角周波数です。フィルタの静電容量は、基本値 $C_b$ のパーセンテージとして表されます。グリッドで観測される最大電力変動を5%(経験値1% - 5%)に設定すると、次の式が得られます:

$$C_f = 0.05C_b$$

**フィルタインダクタ $L_c$ と $L_g$ の設計** 低い周波数では、LCLフィルタはインダクタのように動作し、次のような総インダクタンスになります:

$$L_{dc} = L_c + L_g$$

フィルタキャパシタ $C_f$ を流れる電流は、フィルタインダクタの電流に比べて無視できるほど小さいことに注意してください。 $L_c$ と $L_g$ 間には、基本周波数における電圧降下を最小限に抑え、フィルタリング能力を最大化する関係があります。 $L_c$ と $L_g$ を $L_{dc}$ に対するパーセンテージとして $\alpha \in [0, 1]$ で表す場合、次のようになります:

$$L_c = \alpha L_{dc}, L_g = (1 - \alpha)L_{dc}$$

LCL共振回路は $L_c, C_f, L_g$ がすべて並列に接続されているため、LCL共振周波数は次のようになります:

$$\omega_r = \sqrt{\frac{L_c + L_g}{L_c C_f L_g}}$$

したがって、共振周波数を設定する等価インダクタンス $L_{eq}$ は、 $L_c$ と $L_g$ の並列接続として定義できます:

$$L_{eq} = \frac{L_c L_g}{L_c + L_g} = \alpha(1 - \alpha)L_{dc}$$

最小 $L_{eq}$ は、 $L_c = L_g = 0.5L_{dc}$ のときに達成します。 $L_{dc}$ を基本値 $L_b$ の10%(経験値)に設定することで、 $L_c$ と $L_g$ は容易に決定します:

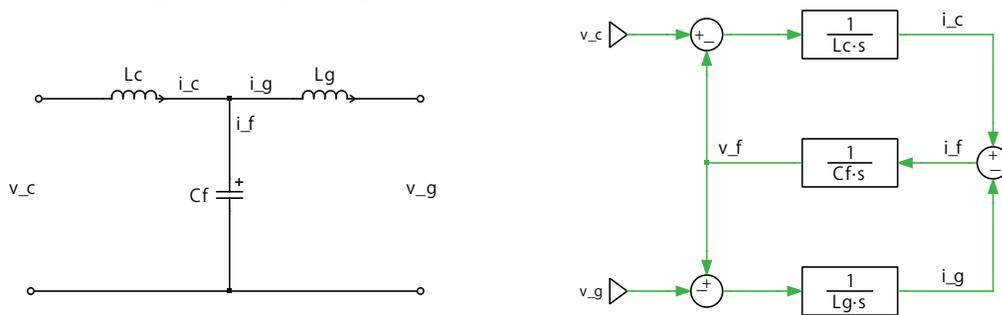
$$L_c = L_g = 0.05L_b$$

**フィルタキャパシタ電流を用いたアクティブダンピング技術**

LCL共振周波数における高いピークゲインを抑制するために、入力フィルタ用の減衰抵抗を配置することでパッシブダンピングを実現できます[2]。パッシブダンピングは単純な手法ですが、さらなる損失が発生します。一方、アクティブダンピングは、仮想抵抗器による制御の変更を通じて問題を解決し、損失を伴いません。

図3は単相等価理想LCLフィルタとそれに対応するブロックダイアグラムを示しています[1]。図4は減衰抵抗がフィルタキャパシタと直列に配置された減衰フィルタの場合を示しています[1]。図4のブロックダイアグラムは、仮想ゲイン成分(図4の"RD"をエミュレート)を使用することで、物理的なダンピング抵抗の電力損失を除去しながら、理想LCLフィルタの制御方式と同等のダンピング効果を追加できることを示しています。アクティブダンピング手法では、フィルタキャパシタ電流を測定する必要があり、これには追加で3つ(バランスの取れた三相電流の場合は2つ)のアナログ入力/出力が必要になります。図3のフィルタは、sドメインの状態方程式で記述できます:

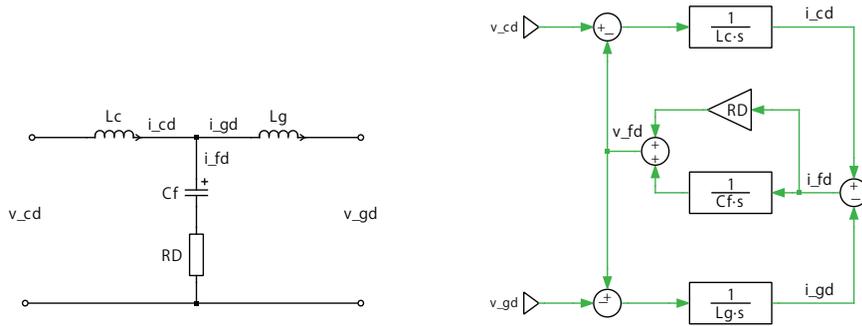
図3: 単相等価理想LCLフィルタと対応するブロックダイアグラム



$$v_c(s) = sL_c i_c(s) + v_f(s)$$

$$v_g(s) = v_f(s) - sL_g i_g(s)$$

図4: 単相等価減衰LCLフィルタとモデル、キャパシタと直列の減衰抵抗



$$v_f(s) = \frac{i_f(s)}{sC_f}$$

$$i_c(s) = i_f(s) + i_g(s)$$

したがって、理想LCLフィルタの電圧と電流の伝達関数は次のようになります:

$$H_{v_f}(s) = \frac{v_f(s)}{v_c(s)} = \frac{1}{L_c C_f} \frac{1}{s^2 + \omega_r^2}$$

$$H_{i_f}(s) = \frac{i_f(s)}{v_c(s)} = \frac{i_f(s)}{v_f(s)} \frac{v_f(s)}{v_c(s)} = \frac{1}{L_c} \frac{s}{s^2 + \omega_r^2}$$

ここで $\omega_r$ は前に定義した共振周波数です。図4の減衰抵抗付きLCLフィルタの場合、次の式が得られます:

$$v_c^d(s) = s \cdot L_c \cdot i_c^d(s) + v_f^d(s)$$

$$v_g^d(s) = v_f^d(s) - s \cdot L_g \cdot i_g^d(s)$$

$$v_f^d(s) = i_f^d(s) \left( R_D + \frac{1}{sC_f} \right)$$

$$i_c^d(s) = i_f^d(s) + i_g^d(s)$$

ダンピング抵抗 $R_D$ は、共振周波数におけるフィルキャパシタ $C_f$ のインピーダンスの3分の1として選択されることが多くあります[1]:

$$R_D = \frac{1}{3\omega_r C_f}$$

したがって、同じ関心のある電圧と電流の伝達関数を導き出すことができます:

$$H_{v_f}^d(s) = \frac{v_f^d(s)}{v_c^d(s)} = \frac{1}{L_c C_f} \frac{1 + sR_D C_f}{s^2 + \omega_r^2(1 + sR_D C_f)}$$

$$H_{i_f}^d(s) = \frac{i_f^d(s)}{v_c^d(s)} = \frac{i_f^d(s)}{v_f^d(s)} \frac{v_f^d(s)}{v_c^d(s)} = \frac{1}{L_c} \frac{s}{s^2 + \omega_r^2(1 + sR_D C_f)}$$

減衰抵抗がない場合には、次のように定義します:

$$H_{v_f}(s) = \frac{v_f(s)}{v_c(s)} = \frac{L_g}{s^2 L_c C_f L_g + L_c + L_g} = H_1(s)$$

$$\frac{i_f(s)}{v_f(s)} = sC_f = H_2(s)$$

減衰抵抗がある場合には次のように定義します:

$$H_{v_f}^d(s) = \frac{v_f^d(s)}{v_c^d(s)} = \frac{L_g(1 + sR_D C_f)}{s^2 L_c C_f L_g + (L_c + L_g)(1 + sR_D C_f)} = H_3(s)$$

アクティブダンピング技術では、物理的な $R_D$ を使用せずに、抵抗値 $R_D$ の仮想抵抗器を使用して $H_3(s)$ を実現したいと考えています。図5は、 $K_{AD}$ ゲインを備えたアクティブダンピング制御ループのブロックダイアグラムを示しています。図5の閉ループ伝達関数が $H_3(s)$ に類似するようにします。

図5: キャパシタ電圧/電流をフィードバックとして用いたアクティブダンピング制御ループのブロックダイアグラム

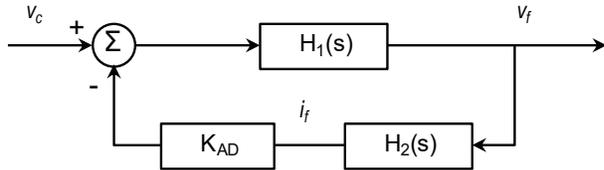


図5では、

$$H_{CL}(s) = \frac{H_1(s)}{1 + H_1(s)H_2(s)K_{AD}} = \frac{\frac{L_g}{s^2 L_c C_f L_g + L_c + L_g}}{1 + \frac{L_g}{s^2 L_c C_f L_g + L_c + L_g} s C_f K_{AD}} = \frac{L_g}{s^2 L_c C_f L_g + L_c + L_g + s L_g C_f K_{AD}}$$

$K_{AD}$ を次のように選択します:

$$K_{AD} = \frac{L_c + L_g}{L_g} R_D$$

以下が得られます:

$$H_{CL}(s) = \frac{L_g}{s^2 L_c C_f L_g + L_c + L_g + s L_g C_f \frac{L_c + L_g}{L_g} R_D} = \frac{L_g}{s^2 L_c C_f L_g + (L_c + L_g)(1 + sR_D C_f)}$$

この最終的な $H_{CL}(s)$ は $H_3(s)$ に十分近いので、 $H_3(s)$ の分子の項" $R_D C_f$ "は1よりはるかに小さいため無視できます。実装は、 $i_d$ と $i_q$ の両軸レギュレータについて考慮する必要があることに注意してください。この仮想減衰ゲイン $K_{AD}$ は、コントローラサブシステム(図6を参照)内のゲイン(利得)ブロック"Virtual damping resistor"として配置されています。

## 2.2 3レベル空間ベクトルパルス幅変調方式と制御

測定変換、3レベルSVPWM、および閉ループdq電流コントローラを含むコントローラサブシステムを図6に示します。RT Box Target SupportライブラリのAnalog InブロックとPWM Outブロックが含まれています。これらのブロックの一般的な説明は、RT Box Target SupportパッケージのドキュメントまたはRT Boxデモモデルの"Boost Converter"に記載されています。

$i_d$ および $i_q$ 電流コントローラは、次の伝達関数に基づいてMOC(Magnitude Optimum Criterion)を使用して設計されます。

$$H_{OL}(s) \approx \frac{1}{R_g + R_c + (L_g + L_c)s}$$

これにより、フィルタキャパシタに流入する微小電流と、スティッフなグリッドインダクタンス $L_{grid} \ll L_g$ が無視されます。

### SVPWM方式

図2には3つのNPCLeg(位相 u, v, w)が示されています。各Legには4つのスイッチ $Q_{x1}, Q_{x2}, Q_{x3}, Q_{x4}$ ( $x = u, v, w$ )が含まれており、これらの4つのスイッチは2つの補完的なペアで制御する必要があります。 $Q_{x1}$ と $Q_{x3}$ で1つの補完ペアを形成し、 $Q_{x2}$ と $Q_{x4}$ でペアを形成します。これら4つのスイッチを制御することにより、インバータの出力は3つの異なる電圧レベルを可能にします。表2には、各Legに対して有効な3つの状態がリストされています。ここで、PはスイッチLegが正のDCレールに接続されていること、Nは負のDCレールに接続されていること、Oは中性点電位に接続されていることを意味します。

図6: SVPWM方式を用いたグリッド接続3レベルNPCインバータの制御方式

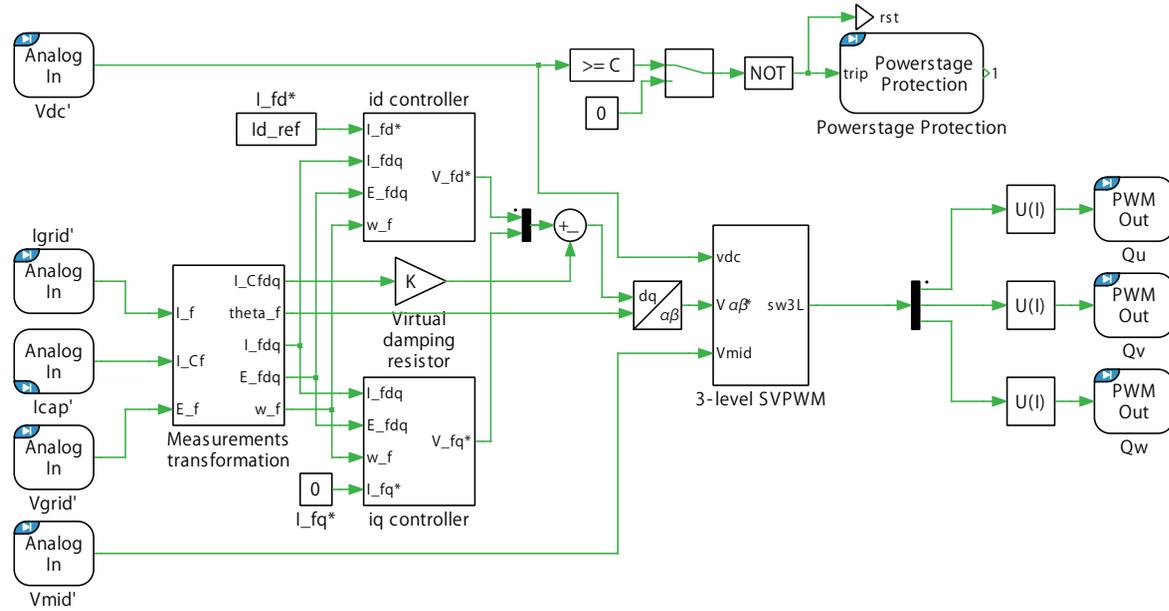


表2: Qx1-Qx4の異なるスイッチングの組み合わせに基づく各レッグの出力ステータス

Switch No.	Qx1	Qx2	Qx3	Qx4	Phase voltage	Leg status
1	ON	ON	OFF	OFF	$\frac{V_{dc}}{2}$	P
2	OFF	OFF	ON	ON	$-\frac{V_{dc}}{2}$	N
3	OFF	ON	ON	OFF	0	O

したがって、図7に示す空間ベクトル図にマッピングできる3レベルVSIの状態は合計27個あります。リファレンスベクトル $V_{ref}$ を仮定すると、SVPWMの理論によれば、 $V_{ref}$ を合成するためには、2つの最も近いベクトル $V_x$ 、 $V_y$ と1つのゼロベクトル $V_z$ を見つける必要があります。したがって、図7のベクトルPNN( $V_x$ )、PON( $V_y$ )、およびNNN( $V_z$ )は、それに応じて選択して、 $V_{ref}$ を形成することができます。

スイッチング周期 $T_{sw}$ 内のベクトル $V_x$ 、 $V_y$ 、 $V_z$ のドウェル時間がそれぞれ $T_x$ 、 $T_y$ 、 $T_z$ の場合、次の関数を満たす必要があります:

$$V_x T_x + V_y T_y + V_z T_z = V_{ref} T_{sw} \quad (1)$$

$$T_x + T_y + T_z = T_{sw} \quad (2)$$

しかし、2レベルSVPWM方式で使用される角度のみで $V_x$ 、 $V_y$ 、および $V_z$ を決定することは困難です。角度が同じであっても、リファレンスベクトルが異なるセクタに配置される可能性があるためです。セクタを決定するには、リファレンスベクトルの振幅も必要ですが、これにより計算の複雑さが増します。

そこで[3]は2レベルSVPWMのコアを使用して $V_x$ 、 $V_y$ 、 $V_z$ を決定する簡略化された方法を提示しました。まず、図7に示す全体のベクトル図は6つの主要セクタに分割されます。各主要セクタはサブ六角形の形状をしており、6つのサブ六角形はすべて60度の角度差で連続的に分布しています。図8は、サブ六角形1と2を例として示しています。

図7: 三相3レベルインバータSVPWMのベクトル図

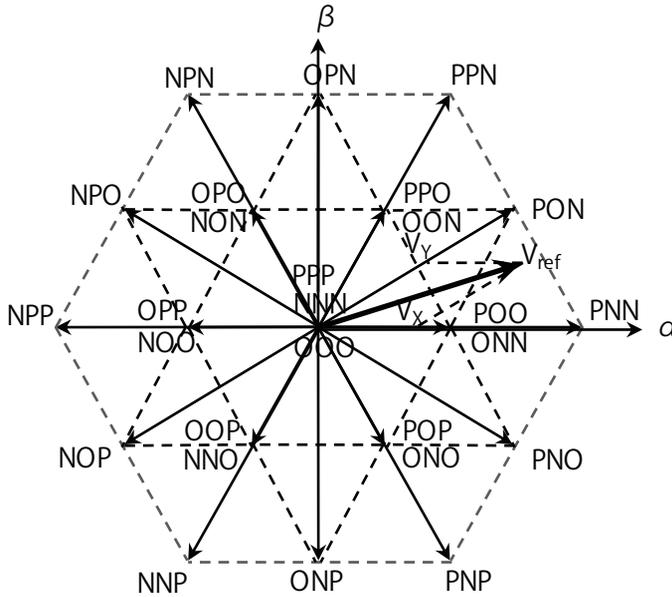
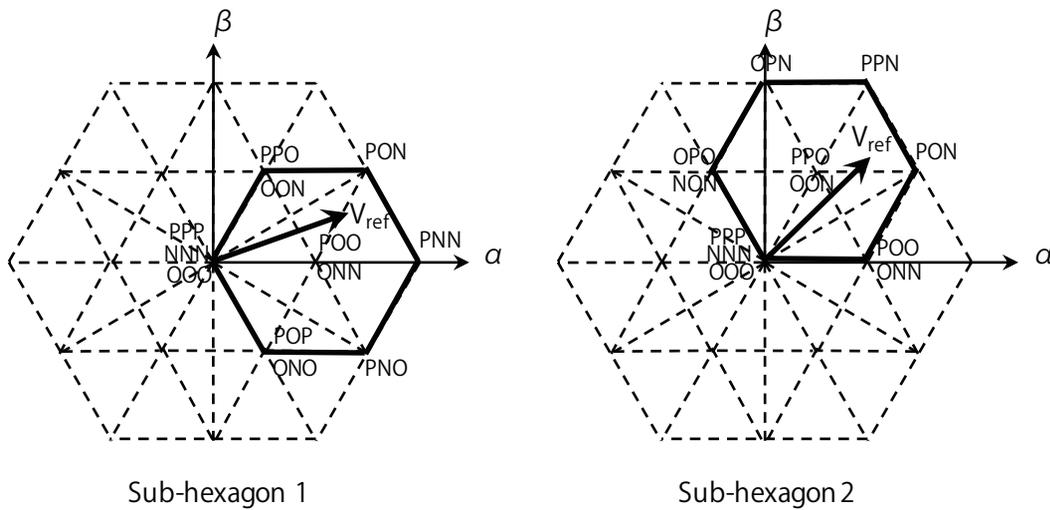


図8: 全体のベクトル図における6つに分割したサブ六角形のうちのサブ六角形1と2



メインセクタ(サブ六角形)を決定した後、元のベクトルを選択したメインセクタにマッピングする必要があります。マッピングアルゴリズムは以下のとおりです:

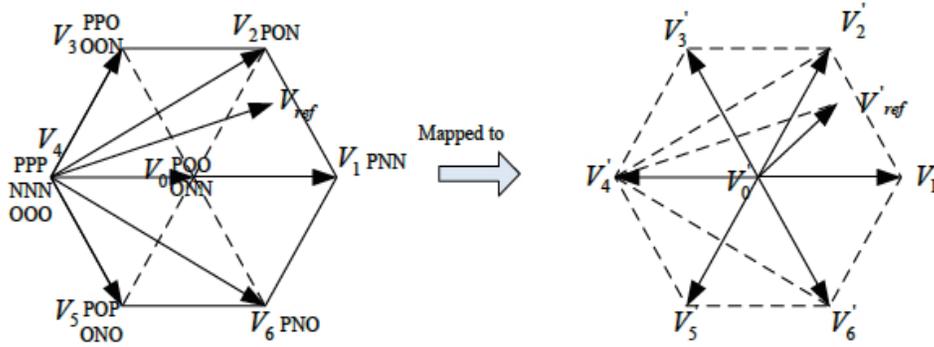
$$V' = V_{\text{original}} - V_{\text{map}} \tag{3}$$

たとえば、メインセクタ1の元のベクトルは、PPP(OOO, NNN)、POP(ONO)、PNO、PNN、PON、PPO(OON)、POO(ONN)です。2レベルSVPWMに同様の六角形を取得するには、POO(ONN)をマッピングベクトル $V_{\text{map1}} = V_0$ として使用します。マッピング後、図9に示す六角形が得られます。これは、2レベルSVPWMと同じベクトルダイアグラムです。

図9から、 $V_{\text{ref}}$ は依然としてマッピングされたサブ六角形1内にあることがわかり、ドウェルのベクトルが $V_1$ と $V_2$ であることが容易に判断できます。 $V_0$ は、2レベルSVPWMにおけるゼロベクトルとして捉えることができます。したがって、次の関数が得られます。

$$V_1 T_x + V_2 T_y + V_0 T_z = V_{\text{ref}} T_{\text{sw}} \tag{4}$$

図9: サブ六角形1における3レベルSVPWMから2レベルSVPWMへのマッピング



ここでも式(2)は依然として有効であることに注意してください。式(2)と式(4)を組み合わせると、次の式が得られます:

$$(V_1 - V_{\text{map1}})T_X + (V_2 - V_{\text{map1}})T_Y + (V_0 - V_{\text{map1}})T_Z = (V_{\text{ref}} - V_{\text{map1}})T_{\text{sw}} \quad (5)$$

すなわち:

$$V_1 T_X + V_2 T_Y + V_0 T_Z = V_{\text{ref}} T_{\text{sw}} \quad (6)$$

したがって、 $V'_1, V'_2, V'_0$ のドウェル時間を計算できれば、元のベクトルのドウェル時間を決定できます。図9のマッピングから、3レベルSVPWMのベクトル選択とドウェル時間計算は2レベルSVPWMに完全に変換されます。

主要セクタが異なれば、マッピングベクトルも異なります。表3は、各主要セクタのマッピングベクトルをまとめたものです。

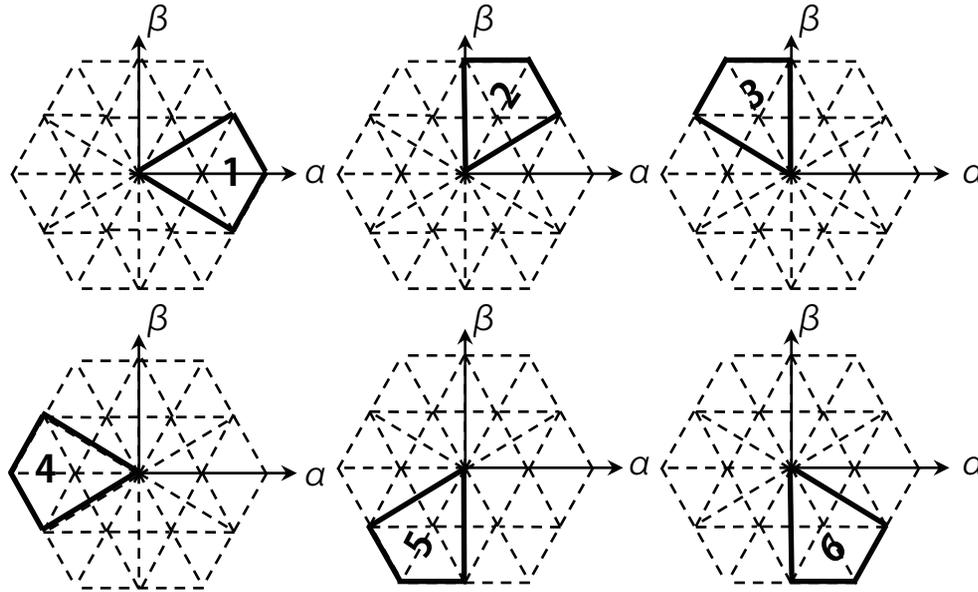
表3: 各主要セクタのマッピングベクトル

Main sector No.	Mapping vector	Element of $\alpha$	Element of $\beta$
1	POO or ONN	$\frac{V_{\text{dc}}}{3}$	0
2	PPO or OON	$\frac{V_{\text{dc}}}{6}$	$\frac{\sqrt{3}V_{\text{dc}}}{6}$
3	OPO or NON	$-\frac{V_{\text{dc}}}{6}$	$\frac{\sqrt{3}V_{\text{dc}}}{6}$
4	OPP or NOO	$-\frac{V_{\text{dc}}}{3}$	0
5	OOP or NNO	$-\frac{V_{\text{dc}}}{6}$	$-\frac{\sqrt{3}V_{\text{dc}}}{6}$
6	POP or ONO	$\frac{V_{\text{dc}}}{6}$	$-\frac{\sqrt{3}V_{\text{dc}}}{6}$

メインセクタ番号は、 $\alpha$ - $\beta$ 座標平面における $V_{\text{ref}}$ の角度によって定義できます。例えば、図8では、メインセクタ1の角度範囲は $[-\frac{\pi}{3}, \frac{\pi}{3}]$ であり、メインセクタ2の角度範囲は $[0, \frac{2\pi}{3}]$ です。したがって、メインセクタ1と2間の重複領域は、各セクタの角度領域を独占するために、2つの隣接する領域に均等に分割できます。図10は、6つの主要セクタの簡略化した定義を示しています。

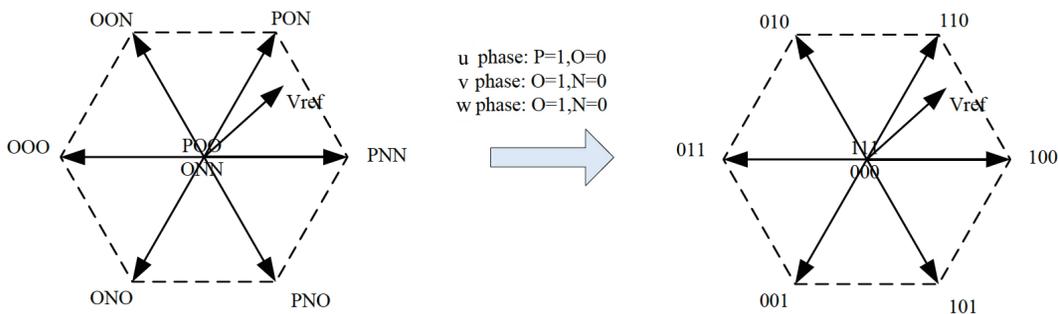
2レベルSVPWMでは、最初のステップは、ドウェルのベクトルを決定できるセクタ番号を見つけることです。2番目のステップは、選択したベクトルごとにドウェル時間を計算することです。3レベルSVPWMの原理によれば、メインセクタを決定し、すべてのベクトルがメインセクタにマッピングされた後、2レベルSVPWMで行われたのと同じプロセスを適用してサブセクタを決定し、各ドウェルのベクトルのドウェル時間を計算できます。このデモモデルでは、各ドウェルのベクトルのドウェル時間から各スイッチングペアのデューティ比を計算するためのシンプルで効果的な方法[3]を採用しています。

図10: 6つの主要セクタの簡略化した定義



再びメインセクタ1を例に挙げます。図8によれば、u相にはNステータスはありません。また、ベクトル マッピングにOON、ONO、およびOOOを選択した場合、v相とw相にはPステータスがありません。u相では、Pステータスを1で表し、Oステータスを0で表します。v相とw相では、Oステータスを1で、Nステータスを0で表します。図11はこの置換ルールを示しています。このダウンサイジング操作の後、3つのベクトルのドウェル時間を決定できます。図11に示すように、 $T_x$ はステータス100のドウェル時間、 $T_y$ はステータス110のドウェル時間、 $T_z$ はステータス111と000の時間を表します。

図11: 3レベルベクトルダイアグラムを2レベルに縮小する、メインセクタ1のステータス置換ルール



ここでは、対称PWMモードを使用して、3つの補完スイッチペア(d1、d2、d3)のうち上部スイッチの3つのデューティ比を計算できます。図12の左側は、結果として得られる2レベルのベクトルシーケンスが実質的に000 - 100 - 110 - 111 - 110 - 100 - 000であることを示しています。次に、図11と同じステータス置換ルールを適用すると、図12の右側の部分が得られます。したがって、ONN - PNN - PON - POO - PON - PNN - ONNという3レベルのベクトルシーケンスを実現できます。

図12: 対称2レベルSVPWMに状態置換ルールを適用し、3レベルSVPWMに戻す

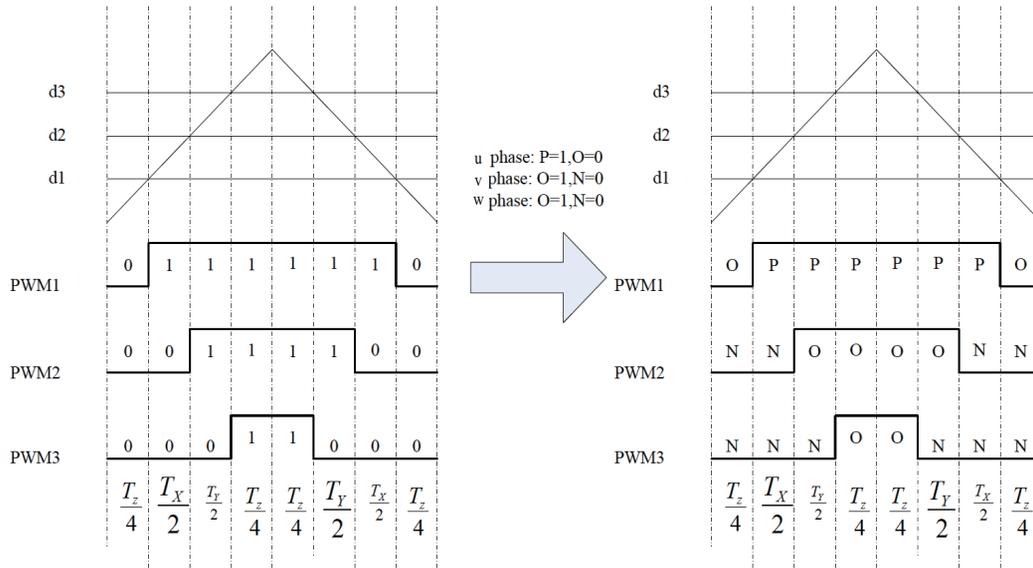


表4は、各主要セクタのステータス置換ルールをまとめたものです。電源スイッチの正のペアは $Q_{x1}$ と $Q_{x3}$  ( $x = u, v, w$ )であり、電源スイッチの負のペアは $Q_{x2}$ と $Q_{x4}$  ( $x = u, v, w$ )です。また、各ペアに対して2レベルSVPWMと同じステータス0と1を定義します。したがって、メインセクタ1の場合、1つのスイッチングサイクルでu相にNステータスがないため、負のペアであるu相は常に0になります。同様に、v相とw相にはPステータスがないため、正のペアは常に0になります。つまり、メインセクタ1では、d1をu相の正のペアに(つまり $Q_{u1}$ のデューティ比はd1で、 $Q_{u3}$ は $Q_{u1}$ と相補的なロジックを持ちます)、d2をv相の負のペアに(つまり $Q_{v2}$ のデューティ比はd2で、 $Q_{v4}$ は $Q_{v2}$ と相補的なロジックを持ちます)、d3をw相の負のペアに割り当てることができます(つまり、 $Q_{w2}$ のデューティ比はd3で、 $Q_{w4}$ は $Q_{w2}$ と相補的なロジックを持ちます)。このプロセスは6つの主要セクタすべてに拡張でき、表5にこのデューティ比の割り当てルールを示します。

表4: 各主要セクタのステータス置換ルール

Main sector No.	U phase		V phase		W phase	
	1	0	1	0	1	0
1	P	O	O	N	O	N
2	P	O	P	O	O	N
3	O	N	P	O	O	N
4	O	N	P	O	P	O
5	O	N	O	N	P	O
6	P	O	O	N	P	O

上で説明した簡略化された3レベルSVPWMアルゴリズムは、C言語入力ブロックを使用して実装し、出力は表5にまとめられているように、 $Q_{u1}$ 、 $Q_{u2}$ 、 $Q_{v1}$ 、 $Q_{v2}$ 、 $Q_{w1}$ 、 $Q_{w2}$ の6つの変調指数値を個別に提供します。それぞれの補完信号は、対応するPWM Outブロックで反対の極性(Polarity)を設定することによって実現します。

### 中性点バランス技術

このデモモデルに実装されているアクティブ中性点バランス制御は[4]に基づいています。中性点電流 $i_{NP}$ は、図2に示すDC中性点から出てくる電流として表されます。図7に示すSVPWMベクトル図に基づき、表6は中性点バランスに影響を与えるすべてのベクトルをまとめたものです。 $i_u, i_v, i_w$ は、グリッド側に入る3レベル位相レグのスイッチングノードから出る電流の方向を示します。

表5: 各主要セクタのデューティ比割り当てルール

Main sector No.	U phase		V phase		W phase	
	Positive pair (Qu1)	Negative pair (Qu2)	Positive pair (Qv1)	Negative pair (Qv2)	Positive pair (Qw1)	Negative pair (Qw2)
1	d1	1	0	d2	0	d3
2	d1	1	d2	1	0	d3
3	0	d1	d2	1	0	d3
4	0	d1	d2	1	d3	1
5	0	d1	0	d2	d3	1
6	d1	1	0	d2	d3	1

小型のベクトルは、POOとONNのようにペアで存在し、それらはまったく同じ電流値で中性点を乱しますが、符号は反対です。さらに、[図11](#)に示すように、POOとONNは、メインセクタ1の縮小された2レベルベクトルダイアグラムにおける新しいゼロベクトルです。したがって、中性点電圧のアクティブ制御は、この新しいゼロベクトルペアの操作にあります。これには、全DC電圧([図2](#)の $v_{dc}$ )に加えて、中点電圧([図2](#)の $v_{mid}$ )を測定する必要があります。その結果、[図12](#)の合計ゼロベクトルのドウェル時間 $T_2$ は、2つのレベル"111"と"000"ベクトルに分割され、それぞれがその半分のDC電圧に比例します。中型のベクトルは中性点を乱し、各メインセクタ内に中型のベクトルとバランスをとるために使用できるベクトルが存在しないため、各メインセクタのスケールで中性点の変動がいくらか観察されることがあります。この手法の詳細および制限事項については、[\[4\]](#)を参照してください。

表6: 異なる空間ベクトルにおける中性点電流NP

Positive Small Vectors	$i_{NP}$	Negative Small Vectors	$i_{NP}$	Medium Vectors	$i_{NP}$
ONN	$i_u$	POO	$-i_u$	PON	$i_v$
PPO	$i_w$	OON	$-i_w$	OPN	$i_u$
NON	$i_v$	OPO	$-i_v$	NPO	$i_w$
OPP	$i_u$	NOO	$-i_u$	NOP	$i_v$
NNO	$i_w$	OOP	$-i_w$	ONP	$i_u$
POP	$i_v$	ONO	$-i_v$	PNO	$i_w$

### 3 シミュレーション

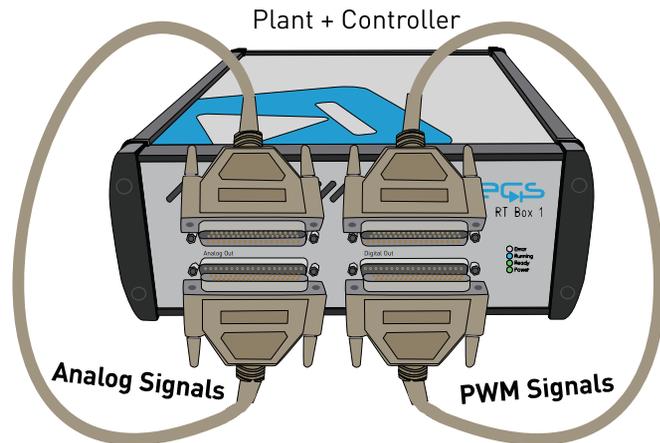
このモデルは、コンピュータ上のオフラインモードと、PLECS RT Box上のリアルタイムモードのどちらでも実行できます。リアルタイム操作を行うには、[図13](#)に示すように1つのRT Box("Plant + Controller")をセットアップする必要があります。

**注意** RT Box 2または3でFPGAシミュレーションを利用するには、電力コンバータ トポロジに接続された電気モデル設定ブロックを**ターゲット**: FPGAとして構成する必要があります。詳細については、このデモのモデル初期化コマンドを参照してください。

1台のRT Boxでリアルタイムモデルを実行するには、以下の手順に従ってください:

- 1 本のDB37ケーブルをAnalog OutインタフェースとAnalog Inインタフェースに接続し、もう1本のDB37ケーブルをDigital OutインタフェースとDigital Inインタフェースに接続します ([図13](#)を参照)。

図13: 1台のRT Box上でリアルタイム操作を行うためのハードウェア構成

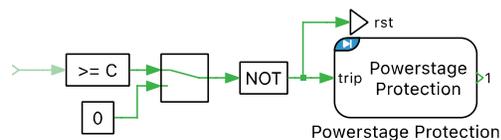


- 2 **Coderオプション...**ウィンドウの**システム**リストから、"Plant + Controller"を選択し、RT Boxに**ビルド**します。
- 3 モデルをアップロードしたら、**Coderオプション...**ウィンドウの**外部モード**タブから、RT Boxに**接続**し、**自動トリガを有効化**にチェックします。

**注意** 以下に示すように、"Controller"タスクの手動切替スイッチをデフォルトの"on"の位置に設定すると、モデルが起動して実行後に切り替えが有効になります。

外部モードでは、これを"off"の位置に変更すると、すべてのPWMが安全状態にトリップし、idとiqのPI Controllerの積分部分が初期状態にリセットされます。

PWMの安全状態は、各 PWM OutブロックのProtectionタブで構成します。

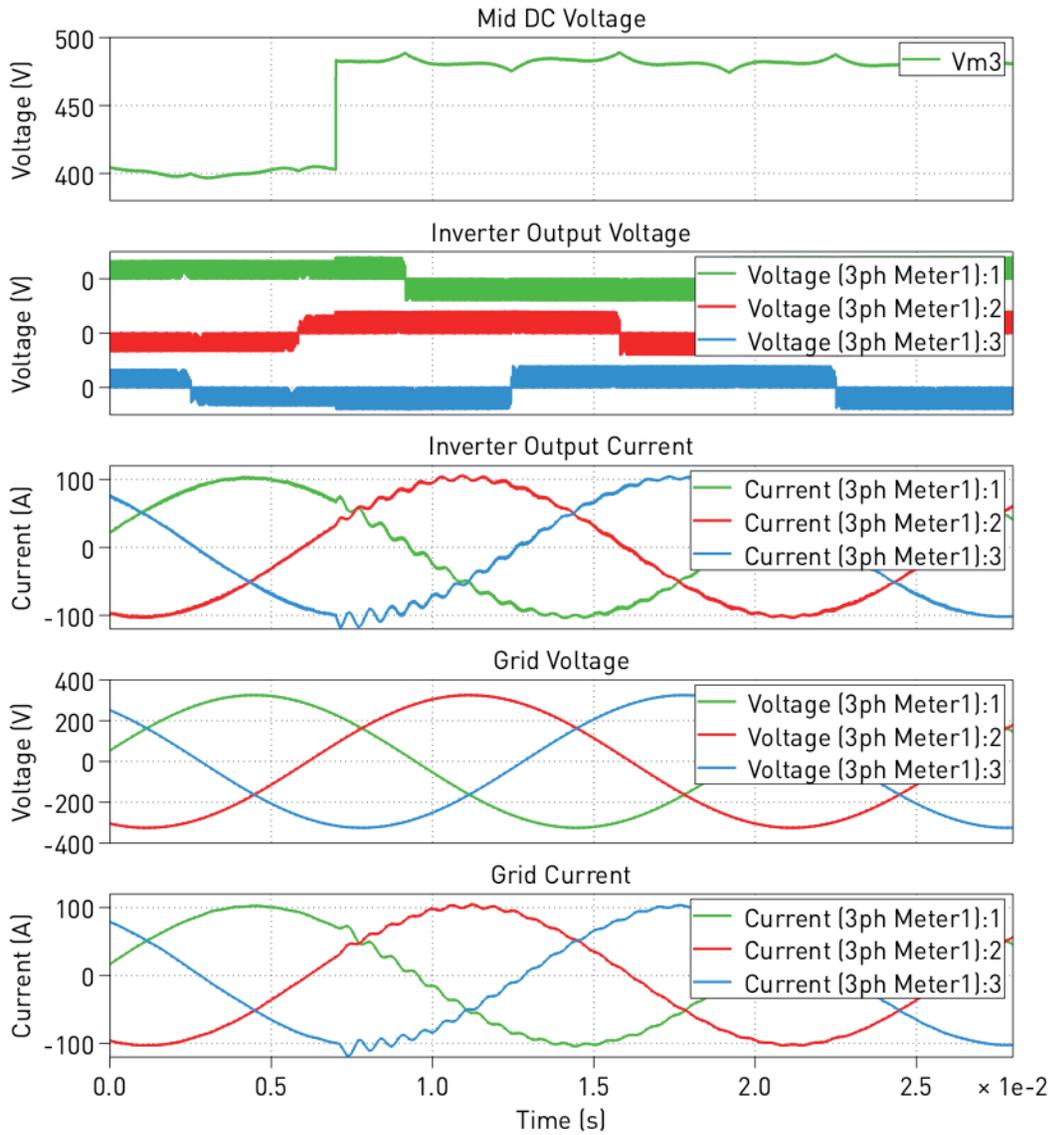


主な波形は、プラント トポロジと"Controller"タスクに個別に配置された"Measurements"PLECSスコープで観察します。コントローラには中性点バランス技術が実装されているため、上部および下部のDCキャパシタの初期電圧がそれぞれ450Vと350Vであっても、定常状態では中点DC電圧を約400Vに制御できます。"Sun"定数ブロックには、1から1.2などのDC電圧ステップ変更を適用できます。これは、PVパネル上の太陽放射の変化を意味します。図14は、インバータ側でこのようなイベントに対する応答を示しています。中点DC電圧が400Vから480Vまで上昇し、その後安定していることがわかります。したがってグリッド電流は、短時間のダイナミクス後に同じd-q軸電流を供給するように制御されます。

次に、DC電圧をデフォルト値の800Vに保ちながら、"Virtual damping resistor"のコントローラ側で、ゲイン(利得)ブロックを元の値の85%に変更できます( $(L_c + L_g) / L_g * R_D$ )。減衰が不十分なため、電流波形に中程度のリングングが観察されることがあります。これを図15に示します。"Virtual damping resistor"のゲインを元の値に戻すと、この不要なリングングを除去できます。

最終的に、PIコントローラはd-q軸電流ごとに個別に設計されているため、"I\_fd\*"定数ブロックを元の値の80%などに変更することで、d軸電流リファレンスのステップダウンを実行します。図16はこの参照ステップを示しています。グリッド電流は新しいd軸リファレンス値に制御されますが、q軸電流リファレンス値は0のまま変更されないため、力率は1に維持されます。

図14: 直流電圧上昇時のインバータのリアルタイムシミュレーション結果



## 4 まとめ

このRT Boxデモモデルは、d-q軸連続PI電流コントローラを使用した閉ループ制御による3レベルのグリッド接続NPCインバータを示しています。デモモデルは、HILやRCPテスト用のオフラインシミュレーションとリアルタイム操作の両方で実行できます。プラントモデルは、RT Box上で5  $\mu$ s の離散化ステップサイズで実行します。コントローラタスクは、スイッチング周期のサイズである50  $\mu$ sの離散化ステップサイズで実行します。

図15: 減衰の不十分な仮想抵抗器を備えたインバータのリアルタイムシミュレーション結果

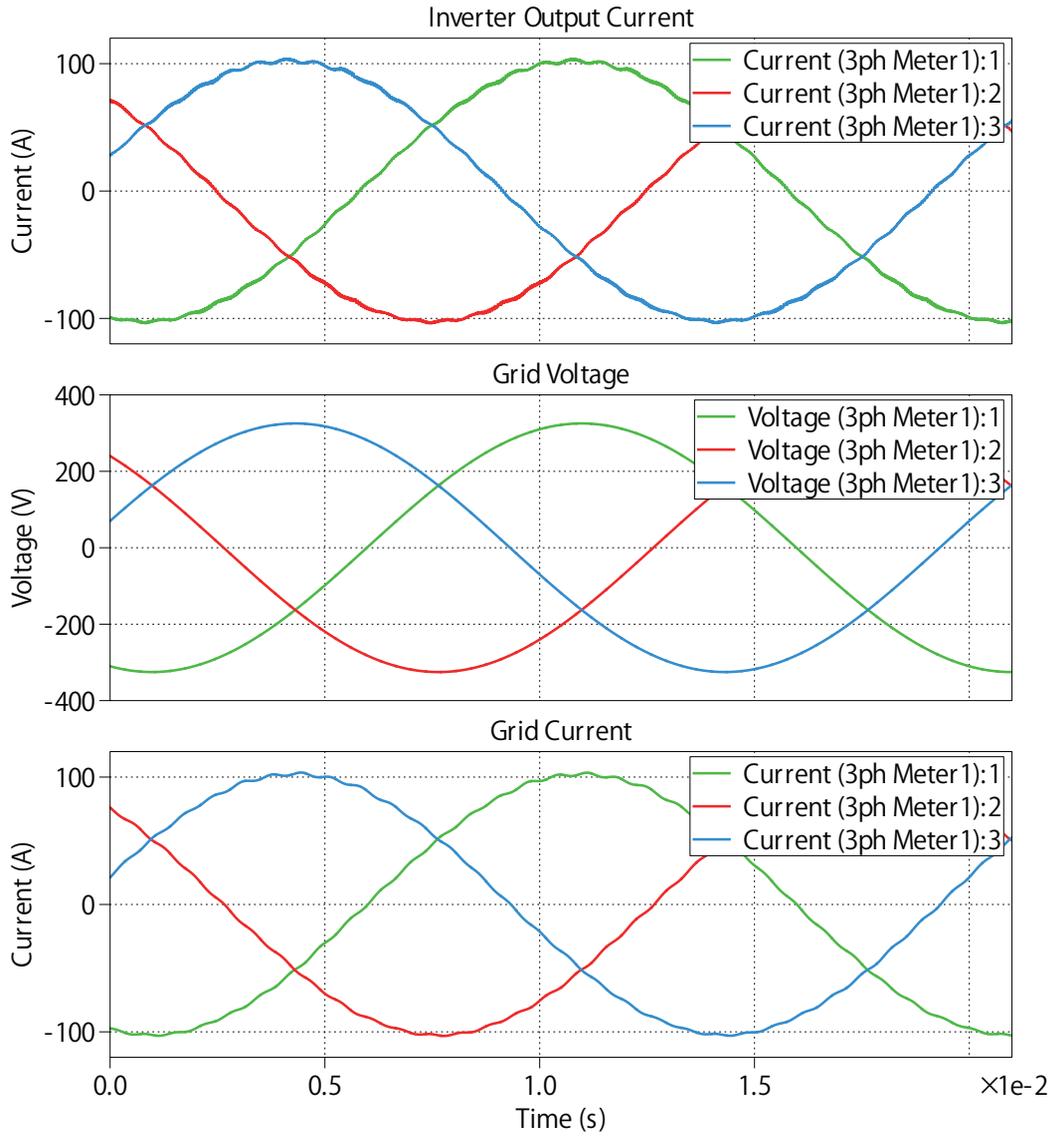
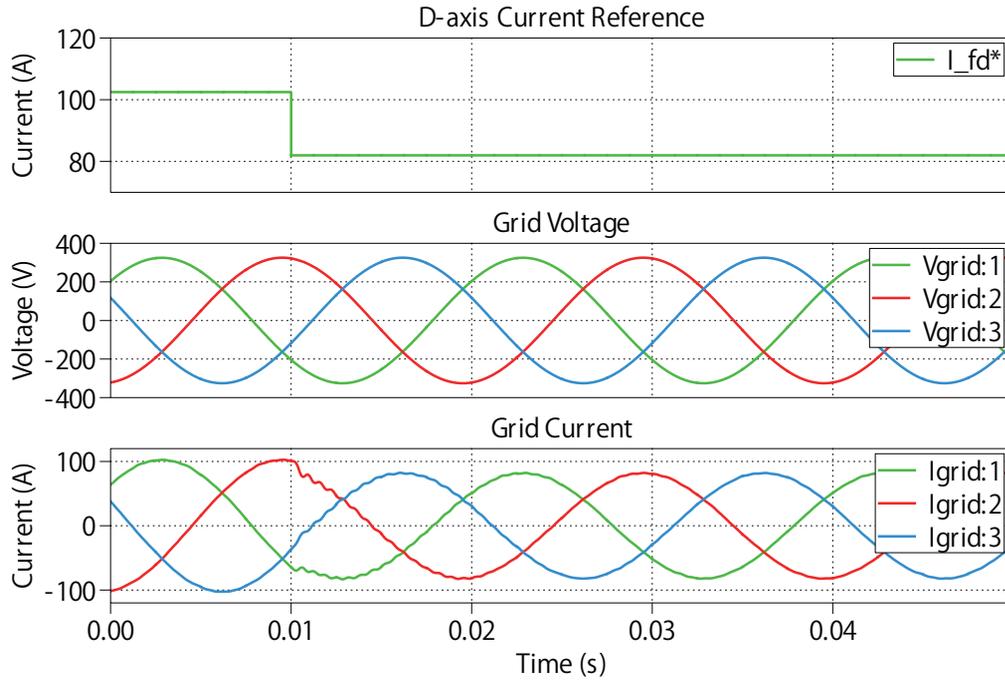


図16: d軸電流基準ステップにおけるインバータのコントローラ側タスクのリアルタイムシミュレーション結果



## 5 参考文献

- [1] R. Teodorescu, M. Liserre and P. Rodriguez, “Grid converters for photovoltaic and wind power systems”, pp. 289-311, IEEE, Wiley, 2011.
- [2] R. W. Erickson, “Optimal single resistors damping of input filters”, *APEC '99, Fourteenth Annual Applied Power Electronics Conference and Exposition*, vol.2, pp. 1073-1079, March 1999.
- [3] V. Xue, “Center-Aligned SVPWM Realization for 3-Phase 3-Level Inverter (Application Report)”, Texas Instruments, October 2012.
- [4] N. Celanovic and D. Boroyevich, “A comprehensive study of neutral-point voltage balancing problem in three-level neutral-point-clamped voltage source PWM inverters”, *IEEE Transactions on Power Electronics*, vol. 15, no. 2, pp. 242-249, March 2000.

改訂履歴:

RT Box TSP 1.8.3 初版

RT Box TSP 2.1.7 有効/無効切り替え常識を追加し、ライブラリからPIコントローラコンポーネントを使用

RT Box TSP 2.2.1 Powerstage Protectionブロックを使用してスイッチングを有効/無効にする

RT Box TSP 3.0.1 RT Box 1のマルチタスク機能を使用するためにシ1台用モデルを更新し、RT Box 2および3でFPGAシミュレーションを紹介

RT Box TSP 3.0.3 2台のRT Boxを持つモデルを削除し、マルチタスク機能を使用して1台のRT Boxモデルのみを保持



**Pleximへの連絡方法:**

☎ +41 44 533 51 00 Phone

+41 44 533 51 01 Fax

✉ Plexim GmbH Mail

Technoparkstrasse 1  
8005 Zurich  
Switzerland

@ info@plexim.com Email

<http://www.plexim.com> Web

**KESCO 計測エンジニアリングシステムへの連絡方法:**

☎ +81 3 6273 7505 Phone

+81 3 6285 0250 Fax

✉ Keisoku Engineering System CO.,LTD. Mail

1-9-5 Uchikanda, Chiyoda-ku  
Tokyo, 101-0047  
Japan

<https://kesco.co.jp> Web

*RT Box Demo Model*

© 2002–2025 by Plexim GmbH

このマニュアルに記載されているソフトウェアPLECSは、ライセンス契約に基づいて提供されています。ソフトウェアは、ライセンス契約の条件の下でのみ使用またはコピーできます。Plexim GmbHの事前の書面による同意なしに、このマニュアルのいかなる部分も、いかなる形式でもコピーまたは複製することはできません。

PLECSはPlexim GmbHの登録商標です。MATLAB、Simulink、およびSimulink Coderは、The MathWorks, Inc.の登録商標です。その他の製品名またはブランド名は、それぞれの所有者の商標または登録商標です。