



# RT Box Tutorial

## RT Box Timing and Step-Size Selection

RT Boxのタイミングとステップサイズを選択

Tutorial Version 1.0

# 1 はじめに

このチュートリアルでは、PLECS RT Box上で基本的な電力コンバータを構築・最適化し、適切なシミュレーションステップサイズを選択する方法を段階的に学習します。このチュートリアルは、PLECSモデルからPLECS Standaloneを使用したRT Box上のHIL(Hardware-in-the-Loop)シミュレーションに移行するユーザ向けに設計されています。

基本的なPLECS回路モデルはRT Box上で実行できますが、シミュレーション精度を向上させ、リアルタイムシミュレーションの計算負荷を軽減する最適化機能があります。リアルタイム最適化の鍵となる要素の一つは、PWM Captureコンポーネントとハイブリッドパワーモジュール[1]を使用することです。これら2つのコンポーネントにより、FPGAの高サンプリングレートを実現し、検出したデューティ比の精度がモデルの時間ステップによって厳密に決定されなくなります。これは、適切なシミュレーションステップサイズを選択する上で非常に重要です。

チュートリアルの具体的な学習目標は次のとおりです：

- リアルタイムシミュレーションにおけるサブサイクル平均化とハイブリッド電源モジュールの重要性を証明します。
- リアルタイムアプリケーション向けにシンプルな電力コンバータモデルを最適化する方法を理解します。
- コード生成モードを使用して適切なモデルステップサイズを選択するプロセスを学習します。

**始める前に** この演習を続行する前に、[PLECSを使ったRT Boxチュートリアル](#)を完了する必要があります。

このチュートリアルは、RT Boxのみで完了できるように設計されています。ループバックケーブルを必要とするオプションの演習が1つあります。ループバックケーブルは、RT Boxの出力からRT Boxのアナログ入力とデジタル入力を駆動するために使用します。このために、D-SUB 37ピンのオス-メスケーブルを使用します。

## 2 オフラインからリアルタイム: 降圧コンバータモデル

### 2.1 降圧コンバータのサンプリングしたスイッチング信号

スイッチング信号 $s(t)$ を使用してパワー半導体を制御し、 $T_{disc}$ の時間ステップで一定の間隔でサンプリングすると、サンプリングされた信号のデューティ比に誤差 $\varepsilon$ が生じます。[図1](#)は、デューティ比 $D$ の連続スイッチング波形と、時間ステップ $t_i$ における対応するサンプリングされたスイッチング信号 $\tilde{D}$ を示しています。 $T_{sw}$ がスイッチング信号の周期であり、周期ごとに1回のオン遷移と1回のオフ遷移があると仮定すると、 $\tilde{D}$ の絶対誤差の上限は次のように表されます：

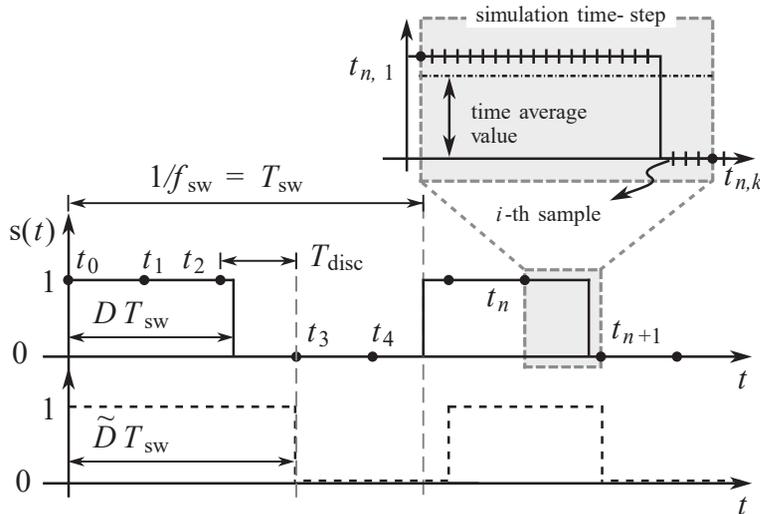
$$|\tilde{D} - D| = |\varepsilon| < \frac{T_{disc}}{T_{sw}}$$

連続導通モード(Continuous Conduction Mode: CCM)で動作する理想的な降圧コンバータの場合、以下の式は入力電圧と出力電圧の関係を表します。固定時間ステップのシミュレーションでは、サンプリングされたデューティ比( $\varepsilon$ )の誤差が、計算された状態変数の誤差に直接変換されます。

$$\frac{V_{out}}{V_{in}} = \tilde{D} = D + \varepsilon$$

シミュレーション時間ステップ( $T_{disc}$ )が大きいくほど、またスイッチング周期( $T_{sw}$ )が短いほど、誤差は増加します。

図1: 元のスイッチング信号(上)とサンプリングした信号(下)の比較。1つのシミュレーション時間ステップにおけるオーバーサンプリングされたデータポイントを拡大表示しています。



## 2.2 デジタル入力と出力を使用した降圧コンバータ

この演習では、シンプルな開ループ降圧コンバータモデルを取り上げ、それをリアルタイム実行用に変更します。ただし、この時点ではモデル最適化の追加は行いません。

リアルタイムシミュレーションを実行する前に、コード生成モードを使用します。コード生成モードは、PLECS Coderを使用して、ホストPC上のPLECSで実行される汎用Cコードを生成します。汎用Cコードは、連続状態空間モデルに対してベンチマークできる離散化モデルを表します。コード生成モードは、選択した離散化ステップサイズがモデルに適していることを確認するのに役立ちます。この演習では、コード生成シミュレーションにより、スイッチに印加された実効デューティー比に誤差があり、インダクタ電流と出力電圧に誤差があることが示します。デューティー比の誤差は、モデルステップごとにデジタル入力が1回だけ更新される結果です。

誤差を許容可能なレベルまで減らすために必要な離散化ステップサイズを推定します。



### あなたのタスク:

- 1 PLECSモデルのstep\_size\_selection\_start.plecsを開き、シミュレーションを実行します。MOSFET(理想モデル)およびダイオード(理想モデル)コンポーネントは、PLECSライブラリの電気回路ブロック -> パワー半導体セクションからのものであることに注意してください。このモデルは、リアルタイム実行用に最適化された従来のPLECSシミュレーションを表しています。"Plant"サブシステムは、最終的にRT Boxにデプロイする回路を表します。
- 2 次のステップは、ライブラリブラウザからRT Box固有のコンポーネントを追加して、RT Boxに接続されたI/Oを構成することです。Digital Inブロックを"Plant"サブシステムにドラッグアンドドロップし、Gate Signal Inポートと置き換えます。Gate Signal Outポートの代わりにDigital Outputを追加します。Gate Signal Outは、離散化したPWM信号を監視するために使用します。インダクタ電流と出力電圧の測定値をRT Boxのアナログ出力に割り当て、対応する信号出力を置き換えます。最上位レベルの回路図で信号を再接続します。  
 "Plant"サブシステムの構造については[図2](#)を参照してください。最上位レベルの回路図については[図3](#)を参照してください。回路図で指定されているものを除き、すべてのコンポーネントパラメータはデフォルト値のままです。
- 3 シミュレーションを実行し、すべてのスコープトレースをホールドします。トレースに"Offline"というラベルを付けます。

図2: "Plant"サブシステムの降圧コンバータモデル

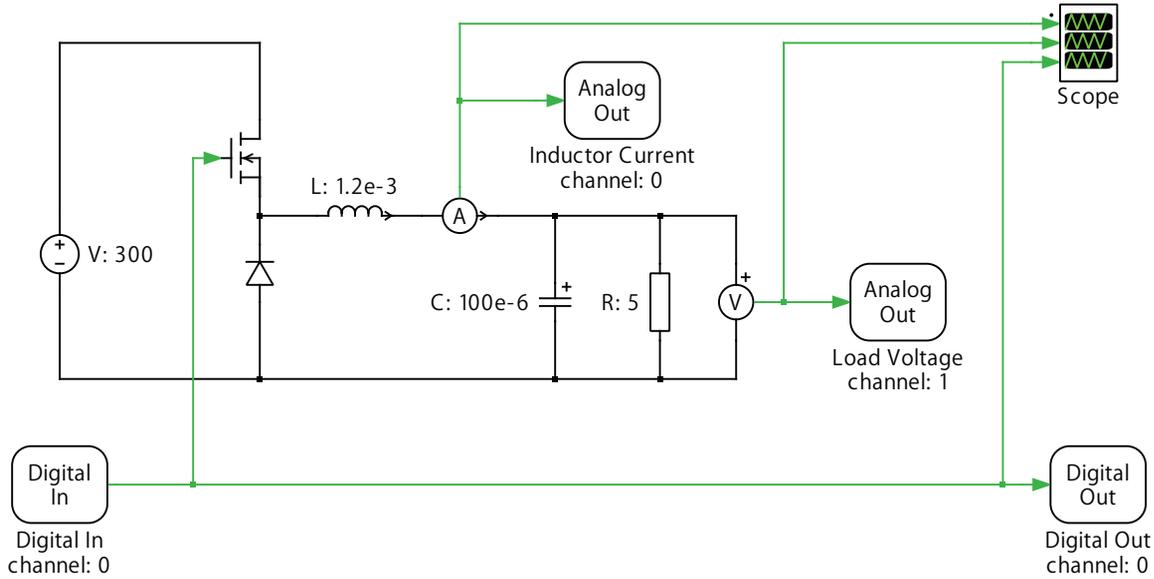
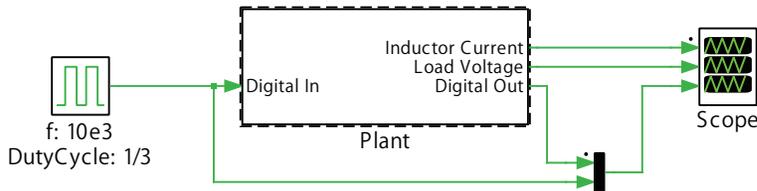


図3: サブシステム -&gt; シミュレーションモードでコード生成に設定したトップレベルの回路図



4 次に、コード生成用のサブシステムを有効にします。サブシステムを右クリックし、**サブシステム -> 実行の設定...**に移動して、**コード生成機能の有効化**チェックボックスを有効にします。"Plant"サブシステムの境界線が太字になりました。**Coder オプション**ウィンドウから、左側のメニューの"Plant"サブシステムに移動します。**タスク**タブで、システムの離散化時間定数を入力し、スイッチング期間ごとに10個の離散サンプルが存在するようにします。スイッチング周波数が10kHz の場合、離散化時間ステップは $10e-6$ 秒になります。

**ターゲット**タブで、ドロップダウンメニューからGenericを選択します。**ビルド**ボタンをクリックします。モデルを保存したディレクトリに、離散化プラントモデルを表すCコードを含む新しいフォルダが作成されます。

5 Plantサブシステムを右クリックし、**サブシステム -> シミュレーション モード**を**通常**からコード生成に変更します。図3に示すように、Plantサブシステムの境界が太い破線になっていることがわかります。

6 モデルを実行し、スコープトレースを"CodeGen\_Ts/10"として保持します。最上位レベルの回路図でスコープの結果を比較し、モデル出力の変化に注目してください。

**?** 出力電圧に基づいて、実効デューティー比はどのように変化しましたか?

**A** コード生成の結果の平均出力電圧は120Vであり、実効デューティー比は0.4であることを意味します。これは、入力信号に割り当てられた0.333デューティー比とは異なります。



## 2.4 PWM CaptureとPWM Outを使用した降圧コンバータ

前の演習で強調したように、Digital Inブロックを使用したPWM測定では、デューティ比入力を正確に検出するために十分なオーバーサンプリングが必要です。PWM Captureブロックは測定精度を向上させ、オーバーサンプリング要件を低減します。前回の演習で使用したPLECSモデルを基に、"ハイブリッドパワーモジュール"とPWM Captureコンポーネントを使用するようにモデルを変更します。コード生成モードで、モデルの離散化がシミュレーション結果に与える影響を判断します。

### あなたのタスク:

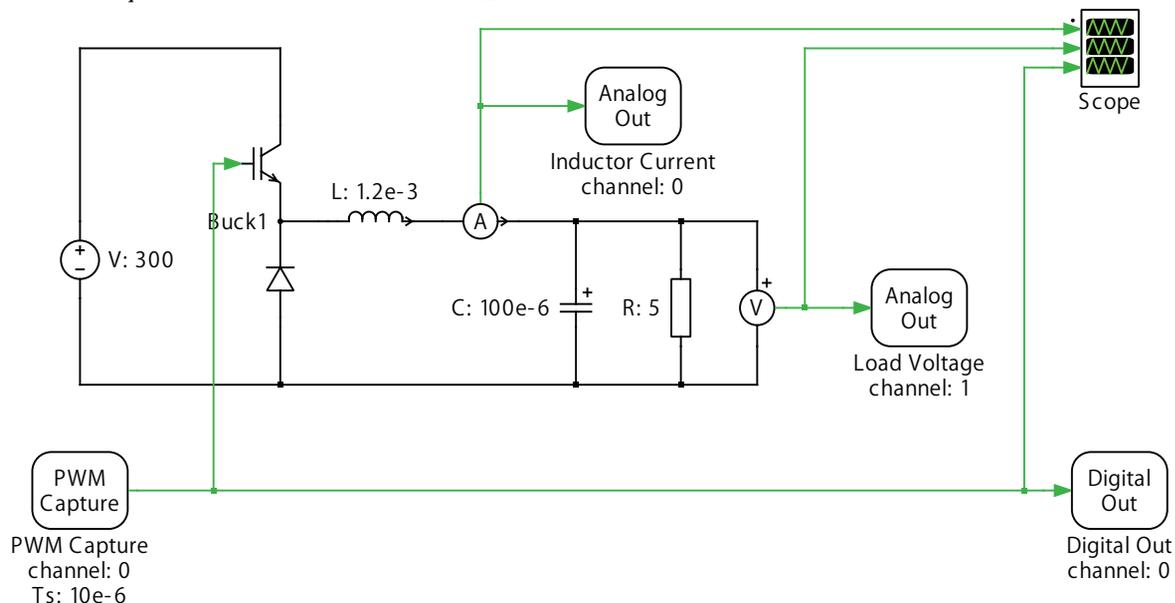
- 1 前の演習のモデルから始めて、チョップパ(ハイサイドスイッチ)パワー素子モジュールを"Plant"サブシステムにドラッグアンドドロップします。MOSFET(理想モデル)とダイオード(理想モデル)をパワー素子モジュールに交換します。

パワー素子モジュールのマスクの下を見てください。パワー素子モジュールは、2つの構成を持つ構成可能なサブシステムとして実装されています。Switched構成では、チョップパ回路はIGBTとダイオードとして表されます。Sub-cycle average構成は、制御された電源と各シミュレーションタイムステップで遮断または導通できるダイオードを備えたチョップパ回路の電気方程式を表します[1]。ブロックパラメータの回路名をSub-cycle averageに設定します。

- 2 Digital Inコンポーネントを削除し、PLECS RT BoxライブラリのPWM Captureブロックに置き換えます。PWM Captureコンポーネントの出力をスイッチのゲート信号に接続します。PWM CaptureブロックのAveraging interval (offline only)パラメータが $10e-6$ 秒の離散化時間と一致することを確認します。PWM Captureブロックの出力信号も、プロットするためにPLECSスコープとDigital Outコンポーネントに接続する必要があります。図5を参照してください。

最上位レベルの回路図から、パルス発生器の出力をPWM Captureの入力に接続します。次に、"Plant"サブシステムのシミュレーションモードを通常に変更し、モデルを実行して、PLECSスコープのトレースを"Offline"として保持します。PWM信号を拡大すると、PWM Captureブロックの出力が0~1の間の値になっていることがわかります。

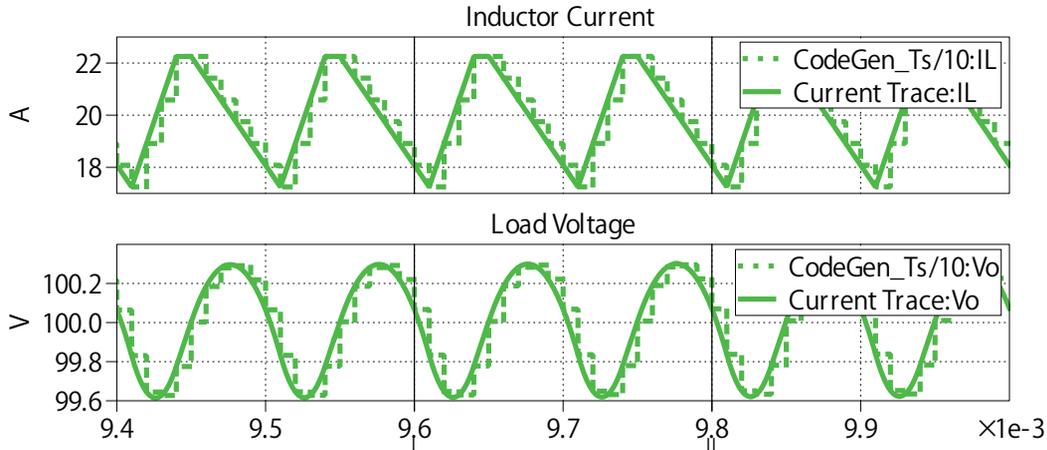
図5: PWM Captureとハイブリッドパワーモジュールを備えた"Plant"サブシステム



- 3 "Plant"のシミュレーションモードを通常からコード生成に変更し、同じ $10e-6$ 秒の離散化時定数を使用します。"Plant"のコードを生成し、離散化モデルを実行します。

図6に示すように、インダクタ電流と出力電圧は、ハイブリッド スイッチモデルとPWM Captureを使用しない前回の演習でまったく同じ離散化時間に対して行ったソリューションと非常によく似ていることに注意してください。スコープのトレースを"CodeGen\_Ts/10"として保持します。異なる離散化ステップサイズの電圧と電流の波形を比較します。

図6: PWM Captureブロックとハイブリッドスイッチモデルを使用したオフラインおよび離散化モデルの電流および電圧波形



- ❓ このアプローチで平均出力電圧の誤差を1%未満に抑えるために必要な離散化時間ステップはどれくらいですか？
- A** PWM入力のサブサイクル平均化により、離散化時間ステップは、このコンバータのPWMセンシングおよび平均出力誤差からほぼ切り離されます。

🏁 この段階では、コードはstep\_size\_selection\_2.plecsと同じになっているはずです。



**あなたのタスク: (オプションの演習)**

RT Boxのデジタル出力からデジタル入力にループバックケーブルを接続します。Digital Outブロックとそれに接続しているすべての信号パスを削除します。PWM Outコンポーネントに置き換えます。PWM Outブロックのパラメータ、Digital output channelを0、carrier frequencyを10e3Hz、Carrier limitsを[0, 1]、Turn-on delayを0に変更します。変調指数が1/3の定数ブロックをPWM Outコンポーネントに接続します。変調指数の定数ブロックをCoderオプションの"パラメータのインライン化"例外リストに追加します。PWM Captureの結果がまだスコープに接続されていることを確認します。RT Boxでモデルを実行し、外部モードを使用して"Plant"スコープを表示します。オフラインとリアルタイムの結果を比較します。変調指数を変更し、インダクタ電流と出力電圧の変化を観察します。

🏁 この段階では、コードはstep\_size\_selection\_2\_optional.plecsと同じになっているはずです。

### 3 まとめ

これで、モデルを RT Boxにデプロイする前であっても、コード生成モードを使用して、選択したモデルステップサイズが適切かどうかを判断するツールが利用できるようになりました。演習では、ステップサイズを選択するときにPWM Captureモジュールとハイブリッドパワーモジュールが与える影響を示しました。モデルのリアルタイム部分を表すサブシステムを中心にモデルを構築することにより、単一のPLECSモデル内からオフライン、リアルタイム、およびコード生成シミュレーション結果を直接比較できます。

これらの課題を理解することで、HILとRCPアプリケーションの両方に対して独自のリアルタイム シミュレーション モデルを開発できるようになります。

### 4 参考文献

- [1] Jost Allmeling, Niklaus Felderer “Sub-cycle average models with integrated diodes for real-time simulation of power converters”, 2017 IEEE Southern Power Electronics Conference (SPEC), pp. 1-6, 2017.
- [2] Jost Allmeling, Niklaus Felderer, Min Luo, “High Fidelity Real-Time Simulation of Multi-Level Converters”, Power Electronics Conference (IPEC-Niigata 2018 –ECCE Asia) 2018 International, pp. 2199-2203, 2018.

改訂履歴:

Tutorial Version 1.0 初版

**plexim**

☎ +41 44 533 51 00

+41 44 533 51 01

✉ Plexim GmbH

Technoparkstrasse 1

8005 Zurich

Switzerland

@ info@plexim.com

<http://www.plexim.com>

**Pleximへの連絡方法:**

Phone

Fax

Mail

Email

Web

**KESCO** KEISOKU ENGINEERING SYSTEM

計測エンジニアリングシステム株式会社

<https://kesco.co.jp>

*RT Box Tutorial*

© 2002–2021 by Plexim GmbH

このマニュアルで記載されているソフトウェアPLECSは、ライセンス契約に基づいて提供されています。ソフトウェアは、ライセンス契約の条件の下でのみ使用またはコピーできます。Plexim GmbHの事前の書面による同意なしに、このマニュアルのいかなる部分も、いかなる形式でもコピーまたは複製することはできません。

PLECSはPlexim GmbHの登録商標です。MATLAB、Simulink、およびSimulink Coderは、The MathWorks, Inc.の登録商標です。その他の製品名またはブランド名は、それぞれの所有者の商標または登録商標です。