

# RT Box Tutorial

## Virtual Prototyping

仮想プロトタイピング

-制御とプラントを備えた2つのRT Boxシステムの仮想テスト設定-

Tutorial Version 1.0

# 1 はじめに

このチュートリアルは、PLECS RT Box上でシンプルな電圧形インバータ(Voltage Source Inverter: VSI)を構築する方法に関する2つ目のチュートリアルの拡張版です。以前のチュートリアル演習で学習した最適化手法を適用して、3相VSIシステムの閉ループ制御を実装します。コントローラとプラントをループバック ケーブルで接続した個別のRT Box上で実行する仮想プロトタイプを設定します。

このチュートリアルの学習目標は、以前のチュートリアル演習の概念を適用して、これらのツールをリアルタイムシミュレーションアプリケーションで使用できるようにすることです。

**始める前に** この演習では、以前のRT Boxチュートリアルに関する知識が必要です。このチュートリアルには、RT BoxとPLECS Coderのライセンスが必要です。

このチュートリアルは、2台のRT Boxと2本のループバックケーブルで完了できるように設計しています。ループバックケーブルは、RT Boxの出力からRT Boxのアナログ入力とデジタル入力を駆動します。この目的には、D-SUB 37ピンのオス-メスケーブルを使用します。

# 2 仮想プロトタイピングのコンセプト

HILおよびRCPモデルを開発する場合、制御ハードウェアまたは電源ハードウェアに接続する前に、リアルタイムプラットフォームのパフォーマンスを評価すると役立つことがよくあります。仮想プロトタイピングは、RT Boxのリアルタイムシミュレーションを開発する際の中間段階として使用できます。仮想プロトタイピングの概念を [図1](#) に示します。

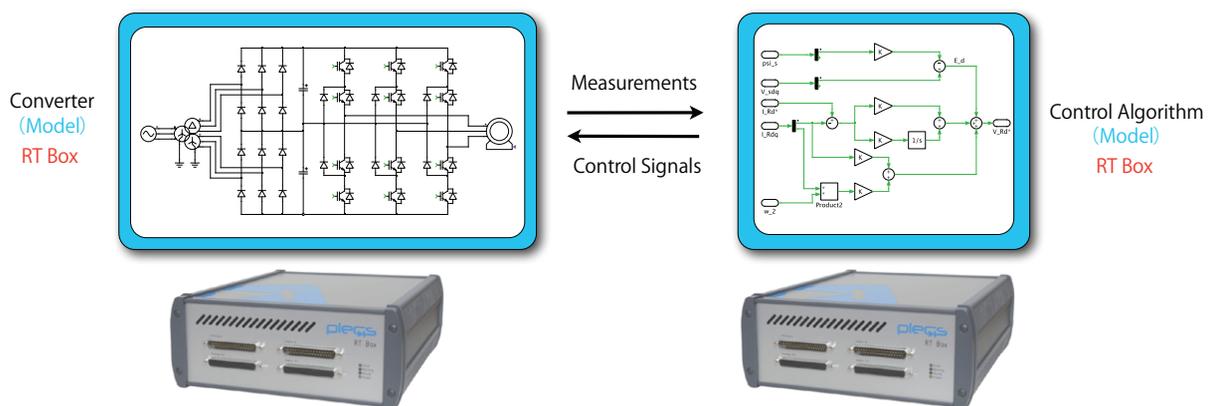
仮想プロトタイピング設定では、1台目のRT Boxがコンバータをモデリングし、2台目のRT Boxがコントローラをモデリングします。次に、RT BoxのI/Oを接続し、2つのユニット間で測定信号と制御信号を交換する完全な閉ループシステムが形成されます。

仮想プロトタイピングを使用すると、いくつかの重要な利点があります：

- モデルを迅速にビルドしてデプロイし、プラントやコントローラの正確な実行時間を決定
- RT Boxのピン配置を確認
- ADCとDACのオフセット、スケール係数を確認し、信号飽和をチェック
- システムの異なる部分の非同期実行

仮想プロトタイピング設定でのテストが完了すると、HILまたはRCPテストを進める際の信頼性が高まります。

図1: 仮想プロトタイピングテスト設定の概念図



### 3 モデルの最適化

この演習では、以前のチュートリアルで作成した開ループVSIモデルを、リアルタイムシミュレーションに適したモデルに変換します。モデルをプラントとコントローラシステムに分割してオフラインで実行し、仮想プロトタイピング環境にリアルタイムでデプロイできるようにします。



#### あなたのタスク:

- 1 以前のRT Boxチュートリアル"[シンプルな電圧源インバータの構築](#)"で作成した開ループVSIモデル(virtual\_prototyping\_start.plecs)から始めます。これは参照ファイルのモデルvsi\_loopback\_1.plecsと同じです。
- 2 プラントとコントローラ用に2つの個別のサブシステムを作成します。サブシステムに適切なラベルを付けます。
- 3 RT Boxライブラリブロックの"Target Inport"機能を使用して、同じPLECSモデル内にシステムのオンラインバージョンとオフラインバージョンを作成します。つまり、既存のRT Boxライブラリコンポーネントを対応する"Plant"または"Controller"サブシステムに配置し、最上位レベルの回路図でサブシステム間の制御信号を接続します。トップレベル回路図の配置については[図2](#)を参照してください(チュートリアル"[PLECSを使ったRT Boxの紹介](#)"も参照)。
- 4 VSI出力電流を測定し、Analog Inの結果をサブシステム内のPLECSスコープに接続するために、"Controller"サブシステムにAnalog Inコンポーネントを追加します。
- 5 コントローラを開ループのままにして、オフラインシミュレーションの結果を確認します。



どのような結果が期待できますか? シミュレーション結果は予想通りですか?

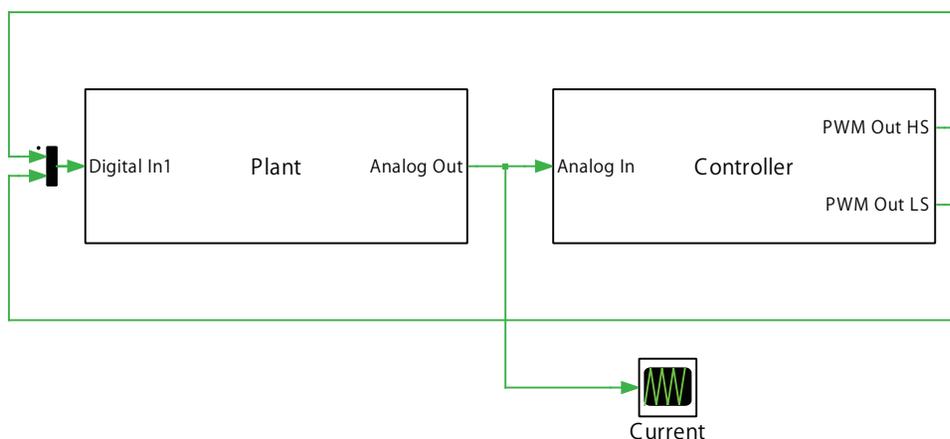


"Current"スコープには、偏りのない3相正弦波インダクタ電流が表示されます。これらの結果は、PWM Outブロックへの正弦波入力信号に基づいて予測されます。電流波形とPWM波形は、以前のRT Boxチュートリアル"[シンプルな電圧源インバータの構築](#)"で観察したものと似ているはずです。モデルの構造を変更しても結果には影響しません。



この段階で、モデルはvirtual\_prototyping\_1.plecsと同じになるはずです。

図2: ステップ4までのトップレベル回路図の概要



## 4 コントローラの実装

RT Boxにデプロイする適切な開ループモデルの準備ができたので、VSIシステム用の閉ループコントローラを実装します。



### あなたのタスク:

- 1 添付しているdq\_control.plecsモデル内の既存の"Decoupled dq current control1"ブロックをコピーし、"Controller"サブシステムに貼り付けます。Analog Inブロックの相電流測定値をコントローラの電流入力に接続します。
- 2 上記DQコントローラの"iq\*"および"id\*"入力に定数ブロックを接続し、q軸電流を300A、d軸電流を0Aに設定します。
- 3 DQコントローラコンポーネントをダブルクリックして、ブロックパラメータを表示します。プラントの既知の特性に基づいてパラメータを選択します。次に、KpとKiゲインの適切な値を推定します。
- 4 オフラインシミュレーションを実行して、さまざまなパラメータ値に対するシステム応答を確認します。



このモデルをオンラインで実行するには、どのような修正や変更が必要ですか？



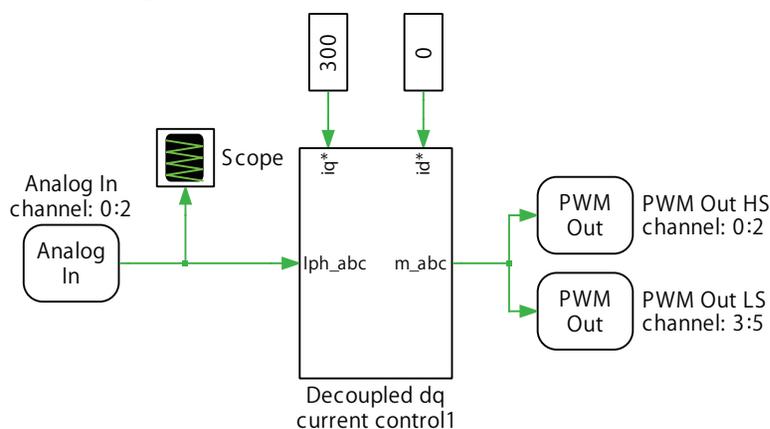
コード生成には"Plant"サブシステムと"Controller"サブシステムが有効になっている必要があります。シミュレーションステップサイズは、**Coder**メニュー -> **Coderオプション...**の**タスクタブ**で選択して入力する必要があります。

RT Boxのチャンネル割り当てとアナログ入力および出力電圧の範囲を一致させる必要があります。もう1つの重要なステップは、ピークインダクタ電流を RT Boxのアナログ出力電圧範囲内に調整する必要があるため、アナログ信号のスケール係数とオフセット係数を決定することです。同様に、"Controller"サブシステムのAnalog Inコンポーネントによって測定した電流は、回路内の実際の電流を表すようにスケールおよびオフセットする必要があります。



この段階で、モデルはvirtual\_prototyping\_2.plecsと同じになるはずですが。

図3: 分離したDQ電流コントローラの構成



## 5 仮想プロトタイプのデプロイ

オフラインシミュレーションで完全な閉ループシステムを設計した後、モデルはリアルタイムのデプロイ準備がほぼ整います。ただし、RT Boxのコードを生成する前に、離散化ステップサイズを選択し、アナログ信号のスケーリングを考慮する必要があります。この演習の最後には、3相VSIシステムの閉ループ制御を評価する完全なリアルタイム仮想プロトタイプ設定を実装します。

- 1 "Plant"および"Controller"サブシステムのコード生成を有効にします。
- 2 ADCとDACのI/Oポート構成を一致させます。

**?** Analog InおよびAnalog Outライブラリブロック内の適切なスケーリング係数はいくつですか? これらの設定をモデルに適用します。

**A** 開ループの実験では、変調指数1.0で±376Aのピーク電流が観測されました。デフォルトのアナログ出力電圧範囲は±10Vです。ピーク電流を400Aに切り上げ、出力電圧がクランプされる前に2倍のマージンを考慮すると、アナログ出力のスケーリング係数は $10V / (2 \cdot 400 A)$ または0.0125になります。オフセット設定を簡素化するために、RT Boxターゲットのアナログ入力範囲を±10Vに変更します。オフセット値がゼロでアナログ入力範囲が10Vの場合、アナログ入力スケーリング値はアナログ出力スケーリング係数の逆数になります。

- 3 ステップサイズを指定し、各サブシステムのコードを生成します。最上位レベルの回路図の適切な場所にスコープを追加して、通常モードとコード生成モードの結果を比較します。

**?** 適切な離散化ステップサイズはいくつですか?

**A** "Plant"の適切な離散化ステップサイズは、"[PLECSを使ったRT Boxの紹介](#)"で決定しました。5 μsという値は許容範囲です。これはスイッチング周期あたり20のシミュレーション時間ステップに相当します。

"Controller"サブシステムの離散化ステップサイズ要件はより柔軟です。一般的に、コントローラの性能を低下させない値であれば、どのような値でも許容されます。まずは5 μsのステップサイズから始めてください。

- 4 PWM Captureコンポーネントの**Averaging interval**を、選択した離散化ステップサイズに設定します。
- 5 リアルタイムシミュレーション中に重要な量(電流、PWM信号など)を観察するには、"Plant"および"Controller"サブシステム内にPLECSスコープを追加します。モデルを実行し、オフラインのトレースを保持して、リアルタイムの結果と比較することもできます。
- 6 各サブシステムを個別のRT Boxで実行し、実行時間を確認します。ループバックケーブルはまだ接続しないでください。

**?** 各 RT Boxの実行時間はどれくらいですか?

**A** 実行時間は"Plant"で約1.4 μs、"Controller"で約1.0 μsです。プロセッサ負荷が低いため、離散化時間ステップをさらに短縮できます。

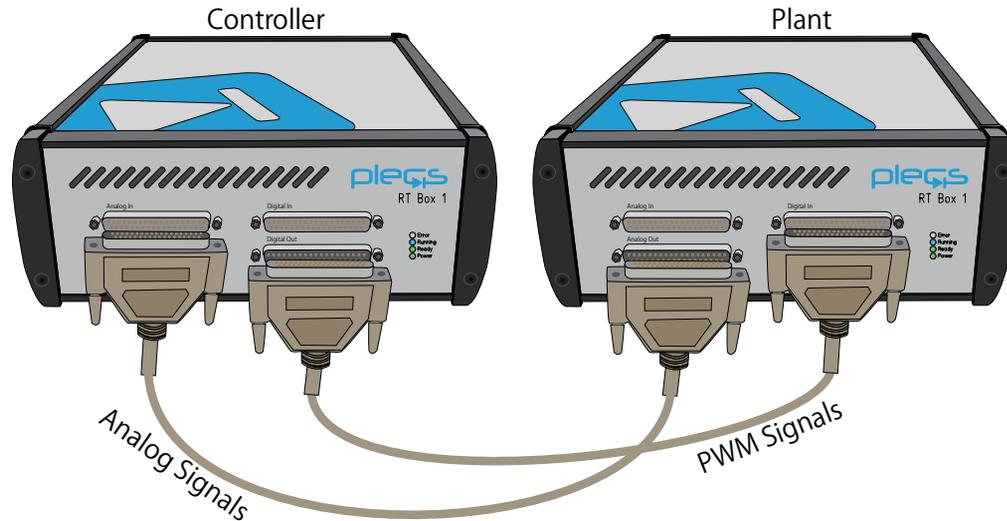
- 7 [図4](#)に示すように、対応するデジタルI/OポートとアナログI/OポートをDSubケーブルで接続します。
- 8 両方のRT Boxの外部モードを開始し、スコープで結果を確認します。

**?** 各 RT Boxの実行時間はどれくらいですか?

- A** 実行時間は"Plant"で約 $1.9\ \mu\text{s}$ 、"Controller"で約 $1.2\ \mu\text{s}$ です。システム状態の変化と外部モード通信のオーバーヘッドにより、実行時間が長くなります。

 この段階で、モデルはvirtual\_prototyping\_3.plecsと同じになるはずですが。

図4: 仮想プロトタイピング設定用のループバックケーブル接続



## 6 まとめ

これで、仮想プロトタイピング環境での3相VSIの完全な閉ループ制御が完了しました。この演習では、サブサイクル平均化、ハイブリッド電源モジュール、コード生成シミュレーション、ステップサイズを選択など、PLECSモデルをリアルタイムシミュレーション用に最適化する方法に関する主要な概念を適用しました。これで、これらのツールを将来のリアルタイムシミュレーションアプリケーションに適用する準備が整いました。

改訂履歴:

Tutorial Version 1.0 初版

**plexim**

☎ +41 44 533 51 00

+41 44 533 51 01

✉ Plexim GmbH

Technoparkstrasse 1

8005 Zurich

Switzerland

@ info@plexim.com

<http://www.plexim.com>

**Pleximへの連絡方法:**

Phone

Fax

Mail

Email

Web

**KESCO** KEISOKU ENGINEERING SYSTEM

計測エンジニアリングシステム株式会社

<https://kesco.co.jp>

*RT Box Tutorial*

© 2002–2022 by Plexim GmbH

このマニュアルで記載されているソフトウェアPLECSは、ライセンス契約に基づいて提供されています。ソフトウェアは、ライセンス契約の条件の下でのみ使用またはコピーできます。Plexim GmbHの事前の書面による同意なしに、このマニュアルのいかなる部分も、いかなる形式でもコピーまたは複製することはできません。

PLECSはPlexim GmbHの登録商標です。MATLAB、Simulink、およびSimulink Coderは、The MathWorks、Inc.の登録商標です。その他の製品名またはブランド名は、それぞれの所有者の商標または登録商標です。