

# RT Box *DEMO MODEL*

## Minimal Example Demos 最小限のサンプルデモ

Last updated in RT Box TSP 4.0.2

# 1 はじめに

これらのRT Boxの最小限のサンプルデモは、1台のRT Box上で動作する基本的な電力変換トポロジを特徴としています。これらのデモモデルには以下の機能があります:

- コンバータトポロジは、該当する場合はPLECSライブラリのNanostepモジュールコンポーネントを使用して、またはPLECSライブラリのパワー素子モジュールのデフォルトSub-cycle average構成を使用して適用します。
- PWM信号の生成は、コンバータトポロジがリアルタイムで動作するのと同じRT Box上で、単純な開ループパターンを使用して行います。
- モデルを1台のRT Boxにデプロイするには、RT Boxの前面パネルにあるDigital OutインタフェースとDigital Inインタフェースを接続するためのループバックケーブルが必要です。

このドキュメントでは、最小限のサンプルデモの共通概念について説明しています。基本的なコンバータトポロジにおけるRT Boxの実行機能を紹介することに重点を置いています。ここでは、実際のコンバータ設計のパラメータを提供することを意図していないことに注意してください。

各最小サンプルデモにおける、CPU、FlexArray、Nanostep(該当する場合)の選択された離散化ステップサイズと平均実行時間について、[表1](#)に示します。RT BoxのNanostepソルバは、1桁台のナノ秒範囲の時間ステップでコンバータをシミュレートします。NanostepソルバのステップサイズはRT Boxハードウェアに基づいて固定で、RT Box 1およびCEは7.5ナノ秒、RT Box 2、3および4では4ナノ秒です。誘導性ACリンクを備えた高周波DC/DCコンバータを正確にモデル化するには、小さなステップサイズが重要です。

表1: 最小限のサンプルデモの離散化ステップサイズ

Model Name	RT Box 1 CPU	RT Box 2/3/4 CPU, FlexArray	Nanostep (7.5 ns on RT Box 1, 4 ns on RT Box 2/3/4)
Buck Converter	1.25 $\mu$ s	1.25 $\mu$ s , 54ns	Yes
Synchronous Buck Converter	1.25 $\mu$ s	1.25 $\mu$ s , 54ns	Yes
Boost Converter	1.25 $\mu$ s	1.5 $\mu$ s , 54ns	Yes
Boost PFC Converter	1.25 $\mu$ s	1.5 $\mu$ s , 54ns	Yes
Flyback converter	1.5 $\mu$ s	1.5 $\mu$ s , 94ns	Yes
Single-Phase Inverter	1.5 $\mu$ s	1.5 $\mu$ s , 54ns	Yes
Three-Phase Four-Leg Inverter	2.0 $\mu$ s	2.0 $\mu$ s , 74ns	Yes
Three-Phase Inverter	2.0 $\mu$ s	2.0 $\mu$ s , 54ns	Yes
Three-Level NPC Inverter	2.0 $\mu$ s	2.0 $\mu$ s , 61ns	Yes
Three-Level NPC Inverter (two interleaved branches with breakers)	5.0 $\mu$ s	2.0 $\mu$ s , 182ns	N/A
Three-Level T-Type Inverter	2.0 $\mu$ s	2.0 $\mu$ s , 61ns	Yes
Three-Level ANPC Inverter	2.5 $\mu$ s	2.0 $\mu$ s , 154ns	N/A
Five-Level ANPC Inverter	3.0 $\mu$ s	2.5 $\mu$ s , 192ns	N/A
Vienna Rectifier	2.0 $\mu$ s	2.0 $\mu$ s , 74ns	Yes
Five-Phase Inverter	5.0 $\mu$ s	2.0 $\mu$ s , 139ns	N/A
Five-Phase Interleaved Sync. Buck	3.5 $\mu$ s	2.0 $\mu$ s , 139ns	N/A

Model Name	RT Box 1 CPU	RT Box 2/3/4 CPU, FlexArray	Nanostep (7.5 ns on RT Box 1, 4 ns on RT Box 2/3/4)
Flying-Cap Single-Phase Inverter	5.0 $\mu$ s	2.0 $\mu$ s , 179ns	N/A
Cascaded Full-Bridge Rectifier	5.0 $\mu$ s	1.8 $\mu$ s , 600ns	N/A
Dual-Active Bridge	1.8 $\mu$ s	1.8 $\mu$ s , 55ns	Yes
Half-Bridge LLC	1.8 $\mu$ s	1.8 $\mu$ s , 55ns	Yes
Full-Bridge LLC	1.8 $\mu$ s	1.8 $\mu$ s , 55ns	Yes
Phase-Shifted Full-Bridge	1.8 $\mu$ s	1.8 $\mu$ s , 55ns	Yes
CLLLC	2.0 $\mu$ s	2.0 $\mu$ s , 54ns	Yes
NPC CLLC	2.0 $\mu$ s	2.0 $\mu$ s , 61ns	Yes
Three-Phase Dual Active Bridge	2.0 $\mu$ s	2.0 $\mu$ s , 54ns	Yes
Triple Active Bridge	2.0 $\mu$ s	2.0 $\mu$ s , 61ns	Yes

## 1.1 要求仕様

このデモモデルを実行するには、次の製品が必要です([www.plexim.com](http://www.plexim.com)<sup>1</sup>から入手可能):

- [PLECS](#)<sup>2</sup>および[PLECS Coder](#)<sup>3</sup>ライセンス1つづつ(バージョン5.0以上)
- 1台の[PLECS RT Box](#) (CE、1、2、3または4)<sup>4</sup>
- [RT Box Target Support Package](#)<sup>5</sup>バージョン3.2.1以上
- RT Box の初期セットアップについては、[RT Box User Manual](#)<sup>6</sup>のクイックスタートガイドに記載されている、PLECSとRT Box の設定手順に従います。
- 37ピンD-Subケーブル1本

**① 注意** このモデルには、以下からアクセスできるモデル初期化コマンドが含まれています:

*PLECS Standalone:* シミュレーションメニュー -> シミュレーション・パラメータ... -> 初期化

*PLECS Blockset:* Simulinkモデルウィンドウで右クリック -> モデル プロパティ -> コールバック -> InitFcn\*

## 2 モデル

すべての最小限のサンプルデモは同じセルフループバック概念に従っているため、以下ではflying\_cap\_single\_phase\_inverter.plecsモデルを使用して説明します。[図1](#)は、モデルのトップレベルの回路図を示しています。

ユーザは、最上位レベルの回路図にPLECSスコープを追加して、生成された理想PWM信号をPC上のオフラインシミュレーションで視覚化できます。

<sup>1</sup> <https://www.plexim.com>

<sup>2</sup> [https://www.plexim.com/products/plecs/plecs\\_standalone](https://www.plexim.com/products/plecs/plecs_standalone)

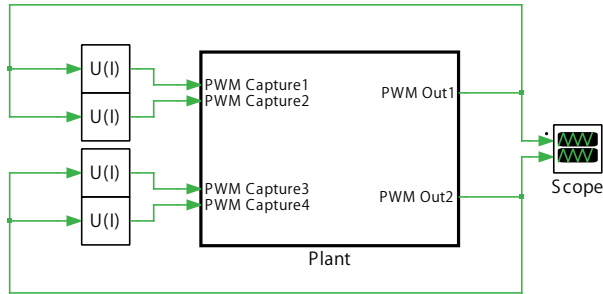
<sup>3</sup> [https://www.plexim.com/products/plecs/plecs\\_coder](https://www.plexim.com/products/plecs/plecs_coder)

<sup>4</sup> [https://www.plexim.com/products/rt\\_box](https://www.plexim.com/products/rt_box)

<sup>5</sup> [https://www.plexim.com/download/rt\\_box](https://www.plexim.com/download/rt_box)

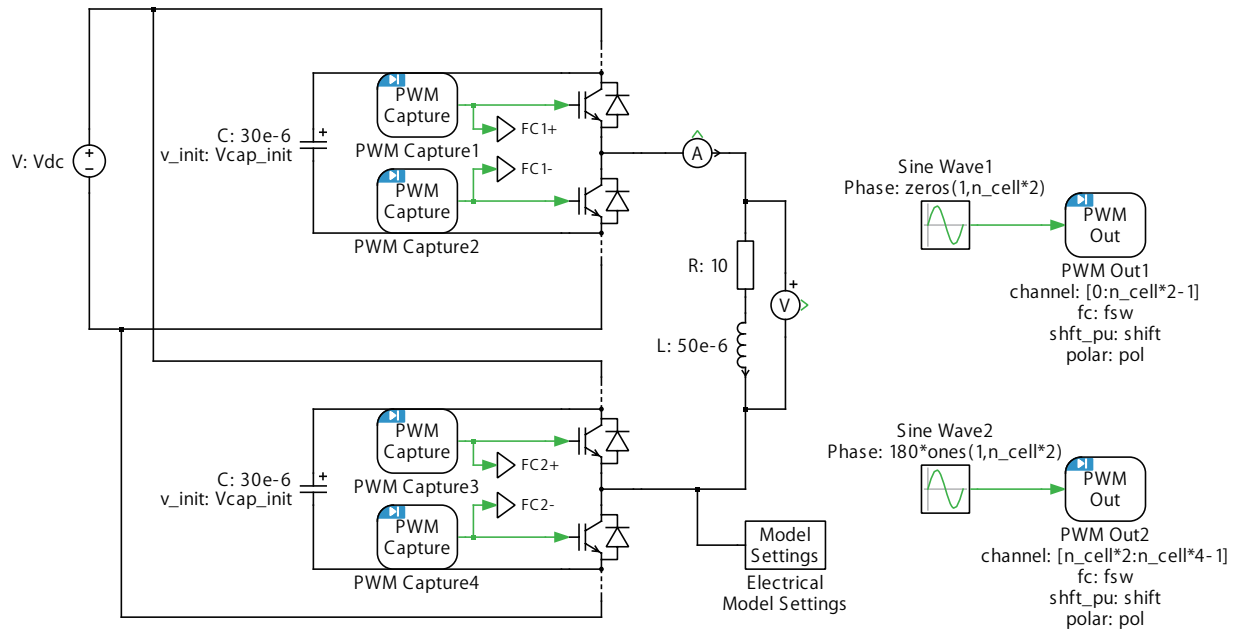
<sup>6</sup> <https://www.plexim.com/sites/default/files/rtboxmanual.pdf>

図1: 最小限のサンプルデモのトップレベルの回路図



"Plant"サブシステムには、コンバータトポロジとPWM生成ロジックの両方が含まれています。図2は、"Plant"サブシステム内の回路モデルを示しています。

図2: 最小限のサンプルデモのPlantサブシステムの回路図



## 2.1 コンバータトポロジ

該当する場合、コンバータのスイッチングレグは、PLECSライブラリのNanostepセクションで利用可能なモジュールを使用して構築します。RT BoxのNanostepソルバは、1桁台のナノ秒範囲の時間ステップでコンバータをシミュレートします。トポロジにNanostep実装がない場合、PLECSライブラリのパワー素子モジュールを使用してデフォルトのSub-cycle average構成でモデル化します。

パワー素子モジュール内のアサーションはすべてデフォルトでオンに設定されています。リアルタイム実行中に、補完スイッチペアのゲート信号の重複を捕捉できます。RT Boxはエラーメッセージを表示します。

電気モデル設定ブロックはコンバータのブリッジレグに接続しています。このブロック内では、ターゲットとしてCPUまたはFPGAを選択します。

- CPU - すべてのRT Boxで使用可能で、RT Box 1またはCEにビルドする場合のデフォルトのオプションです。
- FlexArray - RT Box 2, 3および4でのみ使用可能で、RT Box 2, 3または4上にビルドする場合のデフォルトのオプションです。

また、離散化ステップ サイズ $T_s$  plantは、異なるシミュレーションターゲット間で微調整される場合があります。詳細については、各デモのモデル初期化コマンドを参照してください。

## 2.2 PWM生成とキャプチャ

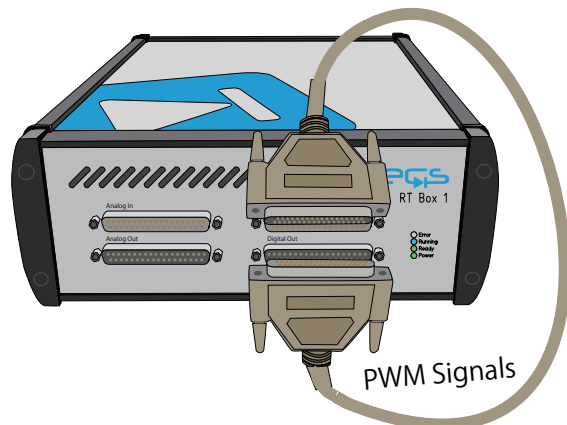
RT Box Target SupportライブラリのPWM Outブロックは、PWM信号を生成するために使用します。**Carrier phase shift**、**Carrier limits**、**Polarity**などのパラメータは、RT Box上でさまざまなトポロジのゲート信号パターンを生成するために使用します。

RT Box Target SupportライブラリのPWM Captureブロックは、ループバック方式で自己生成したPWM信号をサンプリングするために使用します。FPGAシミュレーションの場合、前提条件として、PWM Captureブロックをパワー素子モジュールのゲートに直接接続する必要があることに注意してください。 - これは、すべての最小限のサンプルデモの実装に適用しています。パワー素子モジュールがNanostep用に設定されている場合、PWM信号はRT Box 1およびCEでは7.5ナノ秒間隔でサンプリングし、RT Box 2、3および4では4ナノ秒間隔でサンプリングします。これはNanostepソルバの実行間隔です。

## 3 シミュレーション

最小限のサンプルモデルを1台のRT Boxにデプロイするには、以下の手順に従ってください:

図3: 最小限のサンプルデモを実行するために前面にループバックケーブルを接続したRT Box



- 1 [図3](#)のようにDB37ケーブルを使用して、RT BoxのDigital OutインタフェースをDigital Inインタフェースに接続します。
- 2 **Coder**オプション ウィンドウの**システム**リストから、"Plant"を選択し、ユーザのRT Boxに**ビルド**します。
- 3 モデルがアップロードされたら、**Coder オプション...**ウィンドウの**外部モード**タブから、RT Boxに**接続**し、**自動トリガ**を有効化にします。
- 4 ユーザは、"Plant"サブシステム回路図内に接続されているPLECSスコープからリアルタイムの波形を表示できます。
- 5 ユーザは、RT Box Web Interfaceの**Application**タブと**Diagnostics**タブで、CPUまたはFPGAシミュレーションのリアルタイムパフォーマンスに関する詳細情報を見ることができます。

## 4 まとめ

これらの最小限のサンプルデモでは、1台のRT BoxでPWM信号ループバックを設定する簡単な使用方法を紹介しました。CPUまたはFlexArrayシミュレーションは、電気モデル設定ブロックを使用してPLECSモデルで設定できます。

改訂履歴:

RT Box TSP 3.0.1 初版

RT Box TSP 3.0.3 2つのインタリーブブランチを備えたNPCインバータデモを追加

RT Box TSP 3.1.2 デモをNanostepソルバに更新し、さまざまな新トポロジを追加

RT Box TSP 3.2.2 デモを更新、Nanostepスコープを搭載、Boost PFC converterデモを追加

RT Box TSP 4.0.2 Three-Phase Four-Leg Inverterデモを追加

## Pleximへの連絡方法:

☎ +41 44 533 51 00 Phone

✉ Plexim GmbH Mail

Technoparkstrasse 1

8005 Zurich

Switzerland

@ info@plexim.com Email

<https://www.plexim.com> Web

## 計測エンジニアリングシステムへの連絡方法:

☎ +81 3 6273 7505 Phone

✉ Keisoku Engineering System CO.,LTD. Mail

1-9-5 Uchikanda, Chiyoda-ku

Tokyo, 101-0047

Japan

<https://kesco.co.jp> Web

### *RT Box Demo Model*

© 2002–2026 by Plexim GmbH

このマニュアルで説明されているソフトウェアPLECSは、ライセンス契約に基づいて提供されています。ソフトウェアは、ライセンス契約の条件の下でのみ使用またはコピーできます。Plexim GmbHの書面による事前の同意なしに、このマニュアルのいかなる部分も、いかなる形式でもコピーまたは複製することはできません。

PLECSはPlexim GmbHの登録商標です。MATLAB、Simulink、およびSimulink Coderは、The MathWorks, Inc.の登録商標です。その他の製品名またはブランド名は、それぞれの所有者の商標または登録商標です。

本マニュアルは、Plexim社の英文マニュアルを日本語に翻訳したものです。本マニュアルと英文マニュアルとで差異がある場合、英文マニュアルを正とします。

本マニュアルの内容に基づいて発生した負傷や損害などに対して、Plexim GmbHおよび計測エンジニアリングシステム株式会社は一切責任を負いません。製品とアプリケーションに関連したリスクを最小限に抑えるため、ユーザが適切な設計および保護対策を用意する必要があります。