

# Embedded Code Generation *DEMO MODEL*

## Dual-core Control of an On-Board Charger

オンボードチャージャのデュアルコア制御

- トーテムポールPFCとDABを備えた単相オンボードチャージャのデュアル コア制御 -

Last updated in C2000 TSP 1.11.1

# 1 はじめに

オンボードチャージャ(OBC)は、電気自動車のバッテリーパックとAC電圧供給間のパワーエレクトロニクスインタフェースです。このデモでは、AC/DCからDC/DCへのカスケード接続構造を備えた3.6kW単相OBCを紹介します。AC/DCコンバータは、中間DCバス電圧を調整し、AC電流入力の歪みを低く抑えるトータムポール力率補正(Power Factor Correction: PFC)です。DC/DCコンバータは、バッテリーの電流と電圧を調整するデュアルアクティブブリッジ(Dual Active Bridge: DAB)です。

デュアルコアマイクロコントローラ(Microcontroller: MCU)は、2ステージの電力変換トポロジを制御するための論理的な選択肢であり、簡素化された制御アーキテクチャ簡素化し、部品点数を削減します。2つの処理コアは独立して動作し、1つ目のCPUコアがPFCステージを制御し、2つ目のCPUコアがDABを制御します。データは必要に応じて2つのコア間で交換され、たとえば、PFCがDCバス電圧を安定させた時にのみDABコントローラがアクティブになるようにします。

このデモでは、シミュレーションモデルを使用して、マルチタスクおよびプロセッサ間通信(Inter-Processor Communication: IPC)の構成を含むデュアルコアMCU用のコードを生成する方法を示します。ハードウェアインザループ(Hardware-in-the-Loop: HIL)テストは、コントローラの性能を評価するために使用します。OBCパワーステージは、すべてのRT Boxプラットフォームで利用可能なNanostepソルバテクノロジーを使用するように構成されています。RT BoxのNanostepソルバは、1桁台の範囲のナノ秒の時間ステップでPFCステージとDABステージをシミュレートします。

## 1.1 要求仕様

このデモ モデルを実行するには、次の製品が必要です([www.plexim.com](http://www.plexim.com)から入手可能):

- [PLECS RT Box](#) 1台(PLECSおよび[PLECS Coderライセンス](#))
- 1台のTI C2000 MCU LaunchPadまたはControlCardと1台の[RT Box LaunchPad-Nucleo Interface](#)または[RT Box ControlCard Interface](#)
- サポートされているデュアルコアMCUターゲット: TI 28379D LaunchPad, TI 28379D ControlCard, TI 28388D ControlCard, TI 28P650DK9 LaunchPad, または TI 28P650DK9 ControlCard。
- [RT Box Target Support Package](#)
- [TI C2000 Target Support Package](#)

---

**注意** このモデルには、以下の方法でアクセスできるモデル初期化コマンドが含まれています:

*PLECS Standalone:* シミュレーションメニュー -> シミュレーション・パラメータ... -> 初期化

*PLECS Blockset:* Simulinkモデルウィンドウで右クリック -> モデル プロパティ -> コールバック -> InitFcn\*

---

## 2 モデル

最上位レベルの回路図には、[図1](#)に示すように、コントローラとプラントモデルを表す2つのサブシステムで構成しています。両方両方のサブシステムは、[編集メニュー](#) -> [サブシステム](#) -> [実行の設定...](#)から[コード生成機能の有効化](#)にチェックすると、コード生成が有効になります。この手順は、PLECS Coderからサブシステムのモデルコードを生成するために必要です。

### 2.1 電源回路

[図2](#)に示すOBC回路は、2ステージの電力変換プロセスで構成されています。トータムポールPFCは、65kHzのスイッチング周波数で230V<sub>rms</sub>から400V<sub>DC</sub>中間バスに変換します。DABコンバータは100kHzで切り替わり、バッテリーの充電を調整します。

図1: On-board ChargerとControllerサブシステムを含むトップレベル回路図

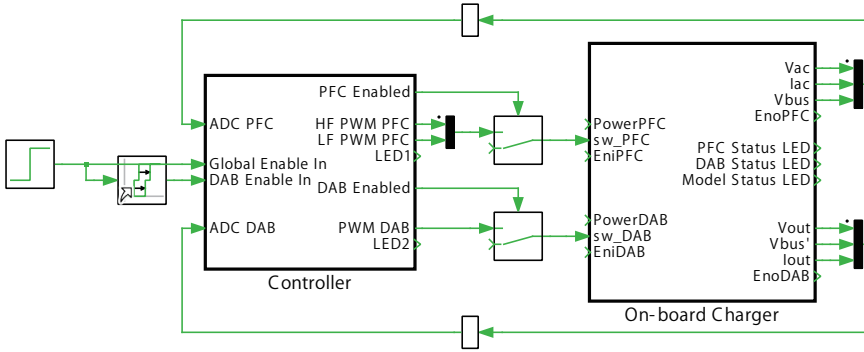
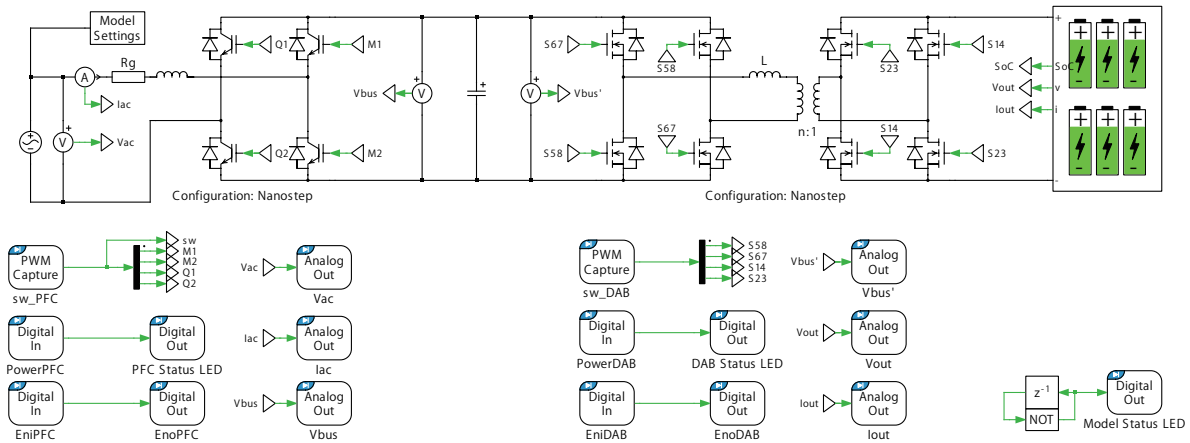


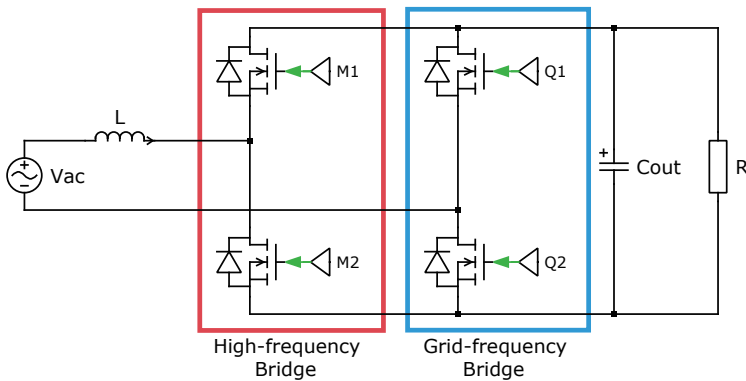
図2: On-board Chargerサブシステムの回路図



### トータムポールPFC

トータムポールPFCは、昇圧PFCやブリッジレスPFCトポロジに伴うダイオード導通損失を排除するため、高出力AC/DC変換に魅力的な回路です[1]。トポロジは、2つのハーフブリッジとAC側インダクタンスで構成されます。図3に示すように、1つのハーフブリッジは65kHzでスイッチングし、もう1つのハーフブリッジはACグリッド周波数でスイッチングします。各ハーフブリッジごとに異なる半導体技術を選択できます。高周波スイッチは、逆回復と低い伝導損失のため、通常はワイドバンドギャップデバイスであり、グリッド周波数スイッチはシリコンMOSFETまたはワイドバンドギャップデバイスのいずれかになります。

図3: トータムポールPFC回路



スイッチ変調戦略は、図4と図5に示すように、ACライン電圧が作用します:

- $V_{ac} > 0$ : Q2は正の周期中は閉じています。M2はアクティブブーストスイッチであり、M1を通して循環電流が負荷に電力を供給します。
- $V_{ac} < 0$ : Q1は正の周期中は閉じています。M1はアクティブブーストスイッチであり、M2を通して循環電流が負荷に電力を供給します。

どちらの場合も、還流スイッチのゲートは伝導損失を低減するためアクティブスイッチと相補的に変調されます。

正と負のAC電圧間の遷移では、アクティブスイッチの変化に対応するために、高周波ブリッジのデューティ比は急激に変化しなければなりません。グリッド周波数ブリッジのスイッチノード電圧は、0VとDC電圧の間で変化する必要があります。高周波スイッチの急激なデューティ比の変化がゼロクロスと非同期に発生する場合、またはグリッド周波数ブリッジの遷移中に発生する場合、大きな電流スパイクが発生するリスクがあります[1]。さらに、ACライン電圧がゼロに近い間はインダクタ電流を制御することが困難です。1つの解決策は、にすべてのスイッチが開いているゼロクロス遷移の周囲にインターバルを導入することです[2]。

図4: 正の周期中におけるトータムポールPFC変調

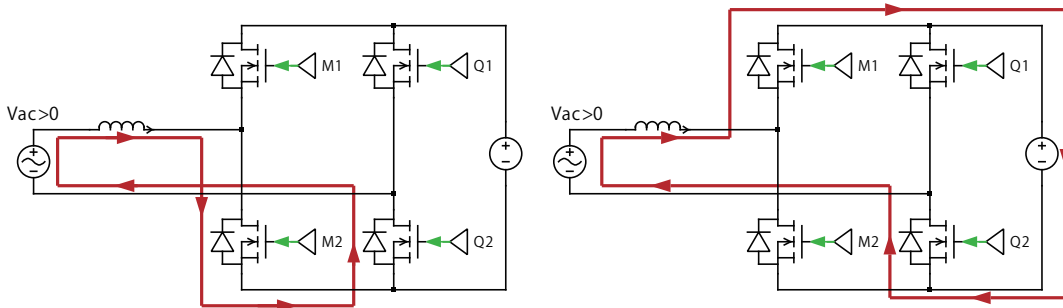
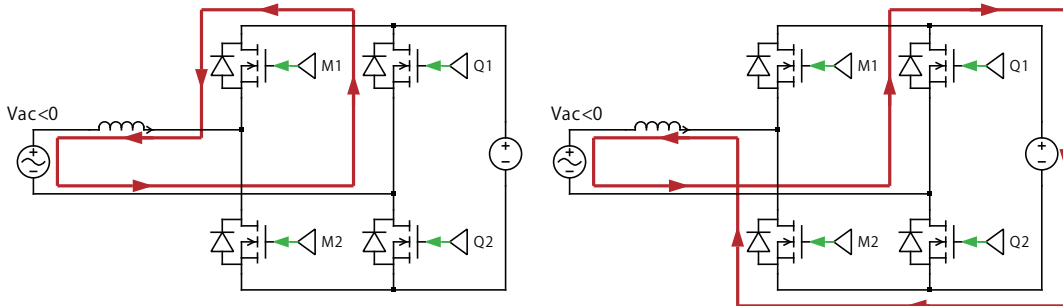


図5: 負の周期中におけるトータムポールPFC変調



### DABとバッテリーモデル

OBCの二つ目のステージでは、トータムポールPFCのDC出力をリチウムイオンEVバッテリーに接続します。DABは双方向の電力潮流、ゼロ電圧スイッチング、固有のガルバニック絶縁を備えているため、DC/DCステージに適したトポロジの1つです[3]。

単一位相シフト(Single Phase Shift: SPS)変調器がDABスイッチを駆動します。SPS変調では、DABの一次と二次スイッチのデューティ比は0.5pu固定です。一次側と二次側のPWMキャリア間の位相シフトにより出力電流が制御されます。一次ブリッジが二次ブリッジを先導すると、電力はバッテリーに転送されます。一次ブリッジが遅れると、二次グリッドへの電力転送はバッテリーから行われ、車両からグリッドへの運用が可能になります。

二次側DC出力電流と位相シフト角 $\phi$ の関係は[4]で示されます:

$$I_{LV} = \frac{nV_{HV}}{2\pi^2 f_{sw} L_{tot}} (\pi - |\phi|) \phi$$

次に、上記の式の直接反転を使用して、命令されたリファレンス電流 $I_{LV}^*$ を印加するために必要な位相シフトを計算します。この関係は次のように記述できます:

$$\varphi^* = \frac{\pi}{2} \left( 1 - \sqrt{1 - \frac{8f_{sw}L_{tot} |I_{LV}^*|}{nV_{HV}}} \right) \text{sign}(I_{LV}^*)$$

$I_{LV}$ 式を微分すると、対象周波数付近での変調器の遅延が無視できると仮定して、DAB出力電流の小信号動作が計算されます。

$$G_{I_{LV} / \tilde{\varphi}}(s) = \frac{nV_{HV}}{2\pi^2 f_{sw} L_{tot}} (\pi - 2\varphi^*) = K_{DAB, i}$$

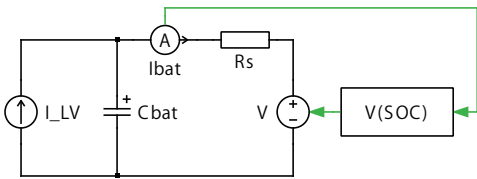
上記の式はDAB出力電圧 $V_{LV}$ とは無関係であることに注意してください。

DAB出力は、DC静電容量、定抵抗、およびバッテリーの充電状態(State of Charge: SoC)の関数である可変内部電圧で構成される簡略化したバッテリーモデルに接続します。簡略化したバッテリーモデルは、定電流条件下で同一の充電曲線と放電曲線を表し、計算の複雑さが低く、パラメータ化が簡単のため魅力的です。簡略化されたモデルでは、分極、内部インピーダンスのSOCおよび温度依存性、自己放電、メモリ効果など、いくつかの物理的効果は考慮されていません[5]。

図6はDAB出力電流と簡略化したバッテリーモデルの等価回路を示しています。出力容量とバッテリー抵抗はローパスフィルタを形成しますが、実際には他のフィルタリング手法が使用されることもあります。位相角の関数としてのバッテリー電流の小信号伝達関数は、図6に基づいています。

図6: バッテリー制御の等価回路

$$\frac{\tilde{I}_{bat}}{\tilde{\varphi}} = \frac{K_{DAB, i}}{1 + sR_s C_{bat}}$$



### RT Boxの構成

プラントのシミュレーションモデルは、任意のRT Boxのリアルタイムプラットフォームで実行できるように構成されています。このモデルには、高忠実度のリアルタイムシミュレーションのためのいくつかの最適化が施されています。

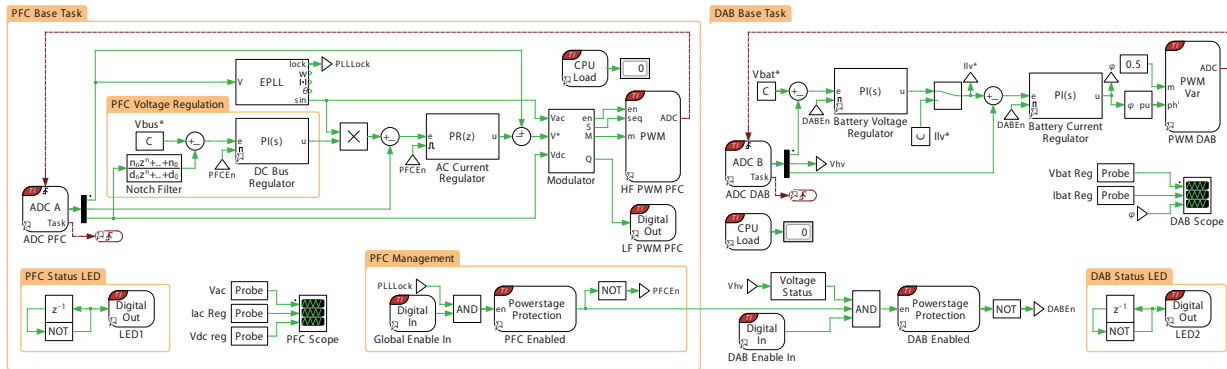
リアルタイムシミュレーションモデルでは、RT Boxプラットフォームで利用可能な3つのソルバエンジンの組み合わせを使用します。2つのコンバータモデル(DABコンバータとトータムポールPFC)は、FPGA上のNanostepを使用して実行されます。Nanostepソルバテクノロジーは、固定された1桁台の範囲のナノ秒の時間ステップでコンバータモデルをシミュレートします。ゲート信号のサンプリング、状態変数の統合、ゼロ交差の検出はすべて、この1桁台の範囲のナノ秒の時間ステップで実行されるため、忠実度の高いリアルタイムシミュレーション結果が得られます。

Nanostepソルバは、FlexArray(FPGA)またはCPUベースのソルバと連携して、ACグリッド、DCリンク、バッテリーパックなど物理的な外部電気回路をシミュレートします。RT Boxのバージョンによって、回路がFPGAで計算するかCPUで計算するかが決まります。割り当てにはモデル設定ブロックを使用します。

## 2.2 Controller

OBC制御システムを図7に示します。タスクは、PFCコントロールをCPU1に割り当て、DABコントロールをCPU2に割り当てています。

図7: オンボードチャージャシステムの回路図



## デュアルコアとマルチタスクの構成

PLECS CoderとTI C2000 Target Support Packageは、デュアルコアおよびマルチタスクコード生成をサポートします。デュアルコアTI C2000 MCUには、CPU1とCPU2の2つの独立した処理コアが搭載されています。プロセッサは独立して実行されるため、時間的に重要なタスクは並列に実行されます。2つのコアは同じ基盤となるペリフェラルセットとIPC用の共有メモリ空間にアクセスできます。

デュアルコアターゲットは、コード生成が有効になっている単一のサブシステムを使用して構成されます。単一サブシステムアプローチにより、制御システム全体のオフラインシミュレーションを容易になります。TI C2000 MCUのコア割り当ては、[2.1](#)で説明したRT Boxのコア割り当てと同様です。PLECSライブラリのタスクコンポーネントは、モデルの一部をタスクに割り当てます。各タスクにはCPUコアが割り当てられ、**Coder -> Coderオプション...**ダイアログの**タスク**タブで構成されます。デュアルコア実行の場合、**タスクモード**をマルチタスクに設定して、各タスクの処理コアとサンプル時間を構成する必要があります。詳細については、PLECS User Manual[\[8\]](#)の"コード生成"を参照してください。

CPUコアは互いに独立しているため、各CPUコアは独自のレートモニタリングスケジューリングを実行します。マルチCPUシステムでは、各CPUに明示的な制御タスクトリガが必要です。制御タスクトリガは、各コアのBase Taskのスケジュールを定義します。1つのコアでCPUオーバフローなどの実行時エラーが発生した場合、2番目のコアは引き続き実行します。特定のCPUコア上のすべてのタスクのサンプル時間は、コアのBase Taskサンプル時間の整数倍である必要があります。ただし、2つのCPUコアのBase Taskサンプル時間が同じである必要はありません。

タスクは、ADC、PWM、Powerstage Protectionなどペリフェラルブロックの所有権も関連するコアに割り当てます。Powerstage Protectionブロックは、同じコア上のPWMブロックのみを無効にします。たとえば、"PWM DAB" PWM(Variable)ブロックと"DAB Enabled" Powerstage ProtectionブロックはどちらもCPU2に割り当てられています。"DAB Enable In"スイッチを切り替えると、DABコンバータのスイッチング信号のみが無効になります。"DAB Enabled"ブロックは、CPU1のPFC回路に関連付けられたPWMリソースには影響しません。

"PFC Enabled" Powerstage Protectionブロックの出力は、"DAB Enabled" Powerstage Protectionブロックの入力の一部であることを注意してください。信号が異なるCPU上のタスクのタスクを越える場合、コーダターゲットフレームワークはIPCデータチャネルを構成します。各IPCデータチャネルは2つのセマフォを持つダブルバッファであり、同時の読み取りと書き込み操作が同じバッファにアクセスしないことを保証します。異なるCPU間のタスク遷移に関する追加情報については、PLECS TI C2000 Target Support User Manual[\[9\]](#)を参照してください。

以下の表には、CPUリソースとサンプル時間の割り当てを含む、OBCコントローラのタスクをリストしています。PFC Base Task周波数の実行速度は32.5kHzで、65kHz PFCスイッチング周波数の半分です。DAB Base Taskは、DC/DCコンバータの100kHzスイッチング周波数の半分の50kHzで実行されます。

Task name	CPU Core	Sample time (s)
PFC Base Task	1	$2/F_{sw,pfc}$
PFC Voltage Regulation	1	$32/F_{sw,pfc}$
PFC Management	1	$320/F_{sw,pfc}$
PFC Status LED	1	0.5
DAB Base Task	2	$2/F_{sw,dab}$
DAB Status LED	2	0.5

## PFCコントローラ

図7の左側に示すPFC制御では、マルチステージ制御アーキテクチャを使用しています。PFCコントローラには、起動時の基本的なインターロック方式も含まれており、これについては2.2で説明します。

PFCコントローラの外側のループは、比例積分(PI)レギュレータを使用してDCバス電圧を調整します。電圧制御ループの帯域幅は、ACライン周波数の2倍でのDCバス電圧振動に対する制御応答を低減するために、グリッド周波数よりも十分に低く設定されます。ノッチフィルタは、測定したDCバス電圧の2次高調波振動をさらに低減し、入力電流の高調波歪みを低減します。ノッチフィルタの実装は、PLECSライブラリの離散伝達関数ブロックです。離散伝達関数パラメータの計算では、ノッチ周波数を維持するためにプリワーピングを伴う双線形変換を使用します。

内部ループは比例共振(Proportional Resonant: PR)コントローラを使用してAC電流を調整します。電圧コントローラの出力は、必要なピーク電流を設定します。DCオフセット補正機能を備えたEPLLはACグリッド電圧を追跡します[10]。ピーク電流リファレンスはPLL出力で乗算され、グリッド電圧と同位相のAC電流リファレンスが得られます。PRコントローラの実装は、Direct Form-Iデジタル補償器に基づく2つの連続実装と1つの離散実装で構成可能です。

"Modulator"サブシステムは、2.1で説明しているように、PWM信号を生成するときに入力電圧の極性を考慮します。グリッド電圧は、正の領域、負の領域、ゼロクロス領域に分割されます。デューティ比とスイッチングシーケンスは、検出した領域の関数として変化します。

ゼロクロス期間中は、PWM変調器への"En"入力をHighに設定することにより、PWM出力が無効になります。Digital Outブロック"LF PWM PFC"は、グリッド周波数ゲート信号を生成します。この手法では、PWMブロックを使用する場合と比較して、処理負荷が軽減され、全デューティ比でデッドタイムのあるTI C2000 PWMチャンネルを有効化および無効化する際の困難を回避します。"PFCEn"信号は、Powerstage protectionブロックが無効になっているときに、デジタル出力信号をLowに設定します。

## DABコントローラ

DABコントローラは、定電流定電圧(Constant-Current Constant-Voltage: CCCV)バッテリー充電方式を実装します。DABコントローラの外側のループはバッテリー電圧を調整し、内側のループはバッテリー電流を調整します。定電流モードでは、電圧出力は最大充電電流に制限されます。手動スイッチコンポーネントを切り替えると、バッテリー電流の設定ポイントを直接設定できます。

DABコントローラ的设计では、2.1で導出された小信号式と極零点相殺(Pole-Zero Cancellation: PZC)を使用して、必要な制御帯域幅を実現します。電流コントローラの帯域幅を $\omega_{bat,i}$ と定義すると:

$$G_{i\phi}(s) = G_{ibat,pi}(s) * G_{I_{LV}/\phi}(s) = K_{ibat,p} \frac{K_{DAB,i}}{1 + sR_s C_{bat}} \frac{(s + K_{ibat,i}/K_{ibat,p})}{s}$$

$$K_{ibat,p} = \frac{\omega_{bat,i} R_s C_{bat}}{K_{DAB,i}}$$

$$K_{ibat,i} = \frac{K_{ibat,p}}{R_s C_{bat}}$$

電圧コントローラ的设计では同様の手法を使用し、電流レギュレータの閉ループ帯域幅によって、バッテリー電流からバッテリー電圧への伝達関数の実数極が定義されます。

### 起動方式

OBCコントローラには、DAB制御の前にPFC制御ループがアクティブになることを保証する起動方式が含まれています。"PFC Enabled" Powerstage Protectionブロックは、PFC制御ループとPWM変調信号を有効にします。PFC PWM出力をアクティブにする条件は次のとおりです：

- PLLがグリッド周波数に正しくロックされています。電圧しきい値が最小しきい値を超え、PLL周波数が公称範囲内にある場合、PLLはロックされているとみなされます。
- "Global Enable In" デジタル入力がHighに遷移します。"Global Enable In"は、TI C2000 LaunchPadおよびControlCard Interfaceボード上のDI-29DIPスイッチに関連付けられています。

"DAB Enabled" Powerstage Protectionブロック入力がHighに遷移すると、DAB PWM出力がアクティブになります。DAB PWM出力をアクティブにするには、次の3つの条件を満たす必要があります：

- PFC Powerstageがアクティブ。
- DCバス電圧は、1回のACサイクルで公称バス電圧の90%を超えて上昇
- "DAB Enable In" GPIOがHigh。"DAB Enable In"信号は、インタフェースボードのDI-30 DIPスイッチの位置によって異なります。

## 3 シミュレーション

### 3.1 PLECSオフラインシミュレーション

シミュレーション -> 開始から添付したモデルを実行して、オフラインシミュレーションの結果を観察します。図8は、"Controller"サブシステムのPFC Scopeの結果を示しています。

5msで"Global Enable In"がアクティブになります。PLLのロック条件は25msで満たされ、PFCはDCバス電圧の調整を開始します。DCバス電圧が400Vに初期化されると、DAB制御ループは30msでアクティブになり、定格電流をバッテリーに供給します。バッテリー電流が増加すると、DCバス電圧が低下します。

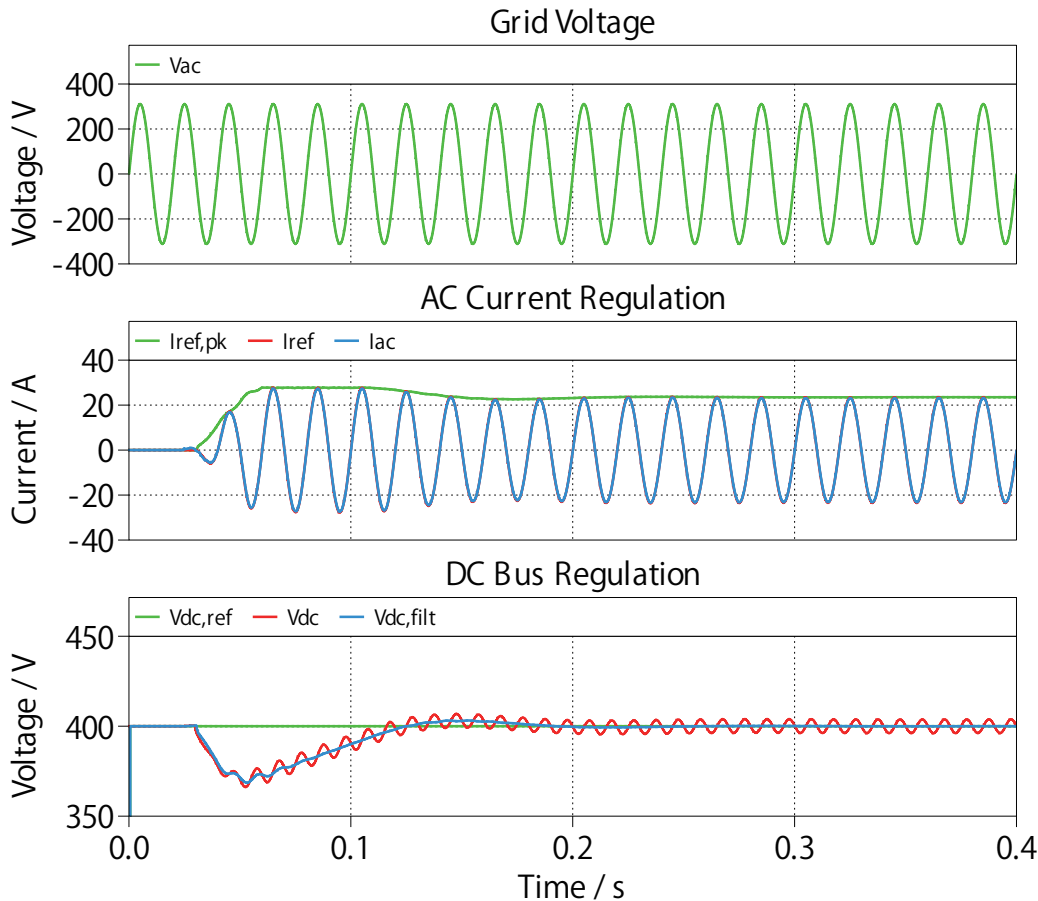
PFC 電圧コントローラはピーク電流リファレンス $I_{ref,pk}$ を増加させます。PR電流レギュレータはリファレンス設定ポイントを厳密に追跡し、バス電圧を400Vリファレンスに回復します。 $V_{dc}$ 測定における100Hzの振動は、電圧コントローラの入力における $V_{dc,flt}$ 測定では減衰されることに注意してください。

### 3.2 TI C2000 Targetの構成

"Controller"サブシステムは、デュアルコアTI MCUのターゲット固有のコードを生成するように構成されています。モデルはデフォルトでTI 28379D LaunchPad用に構成されており、TI 28P650DK9 Launch-PadとTI 28P650DK9、TI 28379D、およびTI 28388D ControlCardハードウェアをサポートしています。

**注意** 続行する前に、LaunchPadまたはControlCardデバイスのDIPスイッチの位置とジャンパ構成が正しく設定されていることを確認してください。各デバイスの案内は、TI C2000 Target Support User Manual[9]の"C2000開発キットのプログラミングに関するヒント"セクションに記載されています。TI F28P650DK9 LaunchPadおよびControlCardは、PLECSモデルでオンボード(内部ではなく)3.0Vリファレンスを使用するように設定されていることに注意してください。つまり、適切なDIPスイッチとジャンパを外部のVrefを使用するように設定する必要があります。

図8: OBC起動時のオフラインシミュレーション



以下の手順に従って、"Controller"サブシステムをTI MCUにアップロードします:

- USBケーブルでMCUをホストコンピュータに接続します。
- **Coder** -> **Coderオプション...**ウィンドウのシステムリストから、"Controller"を選択します。
- 次に、**ターゲット**タブで、ドロップダウンメニューから適切なターゲットを選択します。そして、**General**サブタブで、目的の **Build type**を選択します。
- 次に、**Board**の種類としてLaunchPad、ControlCard、またはCustomを選択します。Customを選択すると、外部デバッグ Probeの使用が可能になります。
- **ビルド**をクリックします。

デュアルコアプログラミングでは、各コアのMCUアプリケーションがコンパイルされ、順番にフラッシュされます。プログラミングには数分かかる場合があります。正しくプログラムされていれば、"DO\_DSP\_LED1"および"DO\_DSP\_LED2"に対応するLED (モデル初期化コマンドにリストされている)が点滅します。

すべてのペリフェラルブロック(ADC、PWM)のI/O構成は、デフォルトでTI 28379D LaunchPad に設定されていることに注意してください。他のターゲットの場合、I/O構成を調整する必要があります。TI 28388D ControlCardまたはTI 28P650DK9 LaunchPadを選択するには、**Coderオプション** -> **ターゲット**タブから**ターゲット**を変更します。TI 28379D ControlCardまたはTI 28P650DK9 ControlCardを選択するには、**シミュレーションメニュー** -> **シミュレーション・パラメーター...** -> **初期化**タブから**モデル初期化コマンド**ウィンドウで、MCUの関連するboard\_type行のコメントを解除します。

**注意** RT Box LaunchPad Interfaceボードを使用する場合は、シミュレーション中はRSTジャンパが開いていることを確認してください。

### 3.3 PLECS RT Boxの構成

RT Box 2または3でリアルタイムモデルを実行するには、以下の手順に従います。

- **Coder** -> **Coderオプション...**ウィンドウの**システム**リストから、"On-board Charger"を選択します。**ターゲット**タブをクリックし、ターゲットデバイスを選択します。**ビルド**をクリックして、モデルをターゲットのRT Boxにデプロイします。
- モデルをアップロードしたら、**Coderオプション...**ウィンドウの**外部モード**タブから、RT Boxに**接続**し、**自動トリガを有効化**にチェックして、テスト結果をリアルタイムで観察します。

正しくプログラムされていれば、RT Box LaunchPad Interfaceボードの"DO-31"に対応するLEDが点滅します。

### 3.4 閉ループHILテストの実行

PFC Regulationを有効にするには、RT Box Interfaceボード上のスイッチ"DI-29"をLowからHighに切り替えます。PFC Regulationが有効になると、LaunchPad Interfaceボードの"DO-29"に対応するLEDが点灯します。"DI-30"を切り替えると、DABコントローラが有効または無効になり、それに応じてRT Boxインタフェースボード上の"DI-30" LED の状態が変化します。"On-board Charger"サブシステムのPLECSスコープ内のリアルタイム波形を観察します。

MCUの制御信号を観察するには、以下の手順に従ってTI MCUの外部モードに接続します。

- まず、PLECS RT Boxの**外部モード**から"Plant"サブシステムを**切断**します(接続している場合)。
- 次に、**Coder** -> **Coderオプション...**ウィンドウの左側にある**システム**リストから、"Controller"を選択します。
- 次に、**外部モード**タブから適切な**ターゲットデバイス**を選択し、**接続**をクリックします。
- 次に、**自動トリガを有効化**にチェックして、"Controller"サブシステムのPLECSスコープでテスト結果を確認します。

同様に、[3.3](#)の手順に従ってRT Box外部モードに接続します。

---

**注意** RT Box FPGAコアは、RT Box外部モードのサンプルレートよりも高速に更新します。オシロスコープで信号を検査すると、FPGA ベースのシミュレーションの実際のモデルの忠実度が表示されます。

---

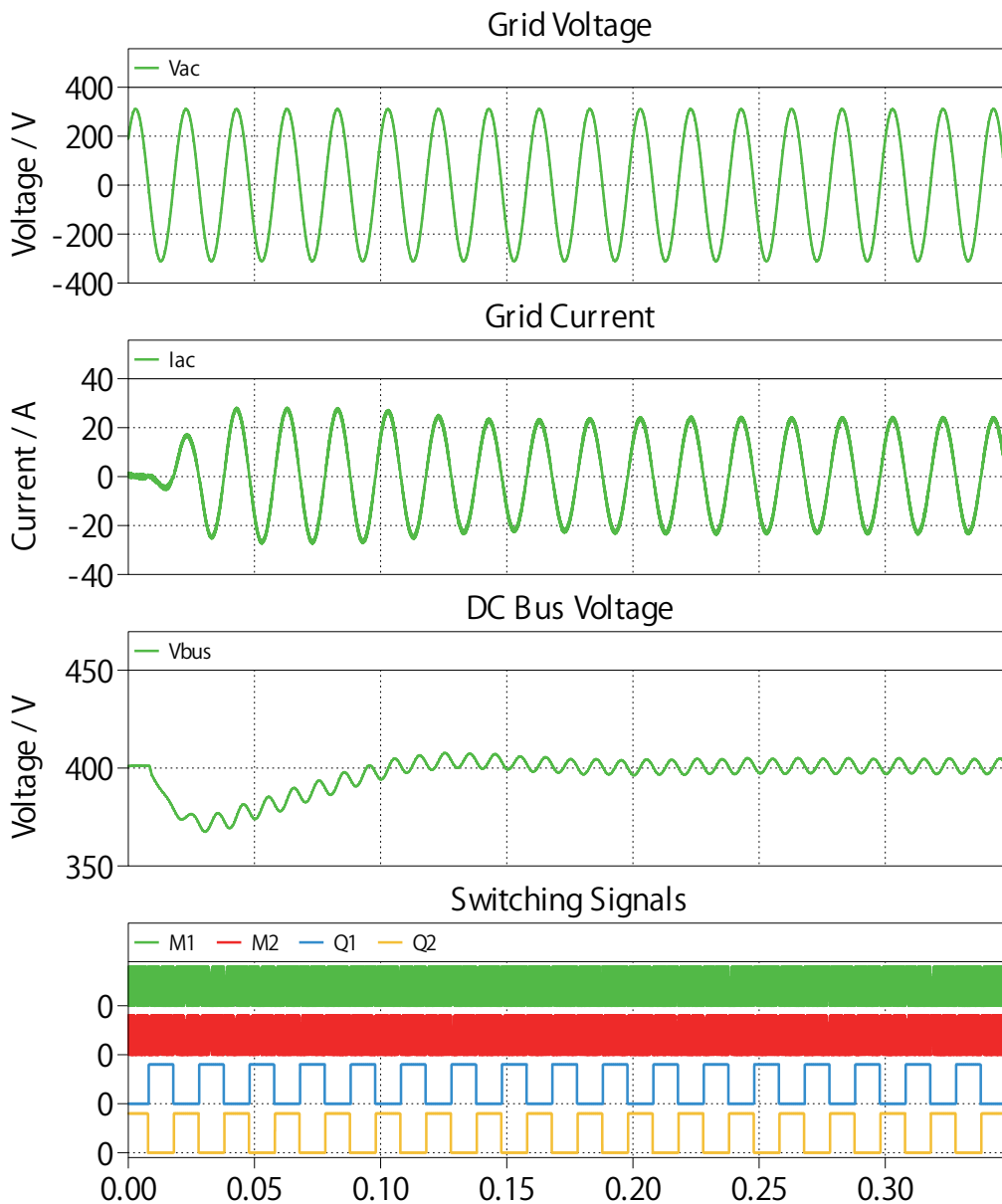
[図9](#)は、OBC起動イベント中の RT Boxの結果を示しています。"Onboard Charger"サブシステムの"PFC Waveforms"スコープは、DCバス電圧の立ち下がりがエッジでトリガするように構成されました。起動イベントは、RT Box Interface Boardで"DI-30"をHighに設定し、次に"DI-29"に対応する"Global Enable In"信号を切り替えることでトリガされます。AC電流とDCバス電圧の過渡応答は、[図8](#)のオフラインシミュレーションと一致します。Q1とQ2のグリッド周波数スイッチの動作も図に示されています。

外部モードに接続している間、**Coder**メニュー -> **Coderオプション**の**パラメータのインライン化**タブの設定に従って参照値を調整することもできます。[図10](#)は、SOCが75%のときにバッテリー電圧コントローラの設定点が5%低下したときのRT Boxのデータキャプチャを示しています。バッテリー電圧が目的の設定点に達し、バッテリーからDCバスに電力が供給され、PFC制御システムによって修正されるまでDCバス電圧のオーバーシュートが発生します。DAB LV電流と出力電力は、DCバス過渡現象の影響をあまり受けません。

## 4 まとめ

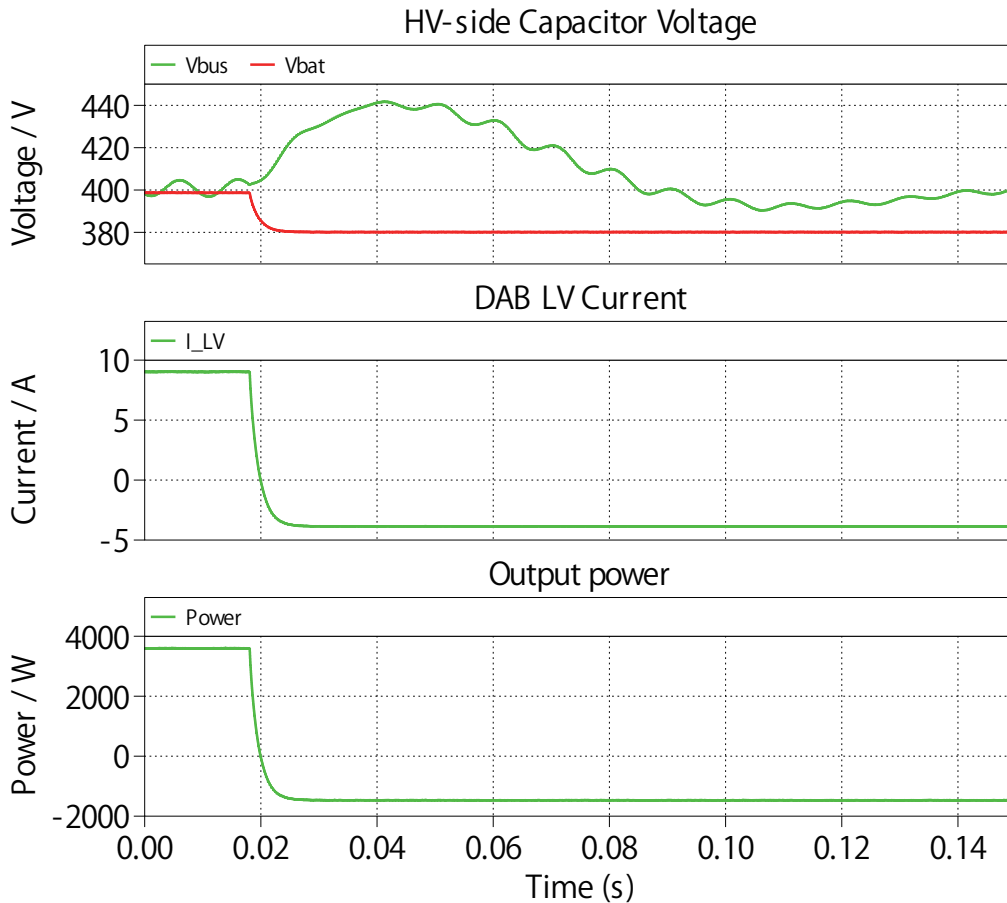
このモデルは、デュアルコアMCUを使用してEVオンボードチャージャを制御する方法を示しています。PLECSは、シミュレーションモデルから直接デュアルコアMCU制御コードを生成します。RT Boxの1桁台の範囲のナノ秒の時間ステップで、65kHzトータムポールPFCおよび100kHz DABの電力ステージをシミュレートします。

図9: OBC起動時のRT Boxのデータキャプチャ



OBCコントローラでは、PFC制御が1つ目のCPUコアで実行され、DAB制御が2つ目のコアで実行されます。コア間のプロセッサ間通信は、単純な信号接続によって構成されます。PFCおよびDAB制御では、起動用のシンプルなインターロック機構とともにカスケード制御ループを使用します。オフラインシミュレーションの結果とリアルタイムHILテストの結果はほぼ一致しています。

図10: シミュレーション結果のキャプション



## 5 参考文献

- [1] X. Gong, G. Wang and M. Bhardwaj, “6.6kW Three-Phase Interleaved Totem Pole PFC Design with 98.9% Peak Efficiency for HEV/EV Onboard Charger,” *2019 IEEE Applied Power Electronics Conference and Exposition (APEC)*, Anaheim, CA, USA, 2019, pp. 2029-2034.
- [2] ST Microelectronics “Getting started with the STEVAL-DPSTPFC1 3.6kW PFC totem pole with inrush current limiter reference design” Nov, 2022.
- [3] Texas Instruments “Design Guide: TIDA-010054 Bidirectional, Dual Active Bridge Reference Design for Level 3 Electric Vehicle Charging Stations”, July, 2022
- [4] Y. Guan, Y. Xie, Y. Wang, Y. Liang and X. Wang, “An Active Damping Strategy for Input Impedance of Bidirectional Dual Active Bridge DC–DC Converter: Modeling, Shaping, Design, and Experiment,” in *IEEE Transactions on Industrial Electronics*, vol. 68, no. 2, pp. 1263-1274, Feb. 2021, doi: 10.1109/TIE.2020.2969126.
- [5] O. Tremblay, L.-A. Dessaint, and A.-I. Dekkiche, “A generic battery model for the dynamic simulation of hybrid electric vehicles,” *Vehicle Power and Propulsion Conference*, 2007.
- [6] J. Allmeling and N. Felderer, “Sub-cycle average models with integrated diodes for real-time simulation of power converters,” *2017 IEEE Southern Power Electronics Conference (SPEC)*, Puerto Varas, Chile, 2017, pp. 1-6, doi: 10.1109/SPEC.2017.8333566.

- [7] J. Allmeling, E. Rodriguez-Diaz and N. Felderer, "Accurate Real-Time Simulation of Converters with Frequent Current Commutation Using Sub-Step Events," 2021 IEEE Vehicle Power and Propulsion Conference (VPPC), Gijon, Spain, 2021, pp. 1-6, doi: 10.1109/VPPC53923.2021.9699142.
- [8] PLECS User Manual,  
URL: <https://www.plexim.com/sites/default/files/plecsmanual.pdf>.  
日本語版: <https://adv-auto.co.jp/products/plexim/manual.html>
- [9] PLECS TI C2000 Target Support User Manual,  
URL: <https://www.plexim.com/sites/default/files/c2000manual.pdf>.  
日本語版: <https://adv-auto.co.jp/products/plexim/manual.html>
- [10] M. Karimi-Ghartemani, S. A. Khajehoddin, P. K. Jain, A. Bakhshai and M. Mojiri, "Addressing DC Component in PLL and Notch Filter Algorithms," in IEEE Transactions on Power Electronics, vol. 27, no. 1, pp. 78-86, Jan. 2012, doi: 10.1109/TPEL.2011.2158238.

改訂履歴:

C2000 TSP 1.7.1 初版

C2000 TSP 1.11.1 Nanostepソルバにアップグレード

## Pleximへの連絡方法:

☎ +41 44 533 51 00 Phone

+41 44 533 51 01 Fax

✉ Plexim GmbH Mail

Technoparkstrasse 1

8005 Zurich

Switzerland

@ info@plexim.com Email

<http://www.plexim.com> Web

## 計測エンジニアリングシステムへの連絡方法:

☎ +81 3 6273 7505 Phone

+81 3 6285 0250 Fax

✉ Keisoku Engineering System CO.,LTD. Mail

1-9-5 Uchikanda, Chiyoda-ku

Tokyo, 101-0047

Japan

<https://kesco.co.jp> Web

### *Embedded Code Generation Demo Model*

© 2002–2024 by Plexim GmbH

このマニュアルに記載されているソフトウェアPLECSは、ライセンス契約に基づいて提供されています。ソフトウェアは、ライセンス契約の条件の下でのみ使用またはコピーできます。Plexim GmbHの事前の書面による同意なしに、このマニュアルのいかなる部分も、いかなる形式でもコピーまたは複製することはできません。

PLECSはPlexim GmbHの登録商標です。MATLAB、Simulink、およびSimulink Coderは、The MathWorks、Inc.の登録商標です。その他の製品名またはブランド名は、それぞれの所有者の商標または登録商標です。